第二世代 EPYC プロセッサ “ROME” のご紹介

テクノロジーリーダーAMDが提供する
世界最先端のEPYCプロセッサー

日本AMD株式会社　コマーシャル営業本部
関根 正人

AMD はテクノロジーリーダーです

2000
世界初のCPU コアクロック 1GHz を突破

2003
世界初の64-bit x86 プロセッサー

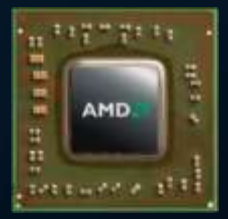
2004
世界初のx86デュアル コアCPU

2006
世界初の1GHz GPU

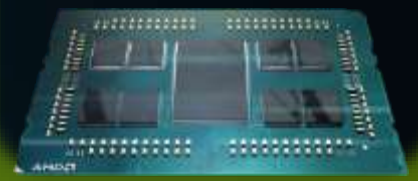
2007
世界初のクアッドコアCPU

2011
世界初のCPU & GPU 1チップ化 (APU)

2013
世界初のクアッドコア搭載APU



2019
世界初の7nm ベース x86 CPU + PCIe®4



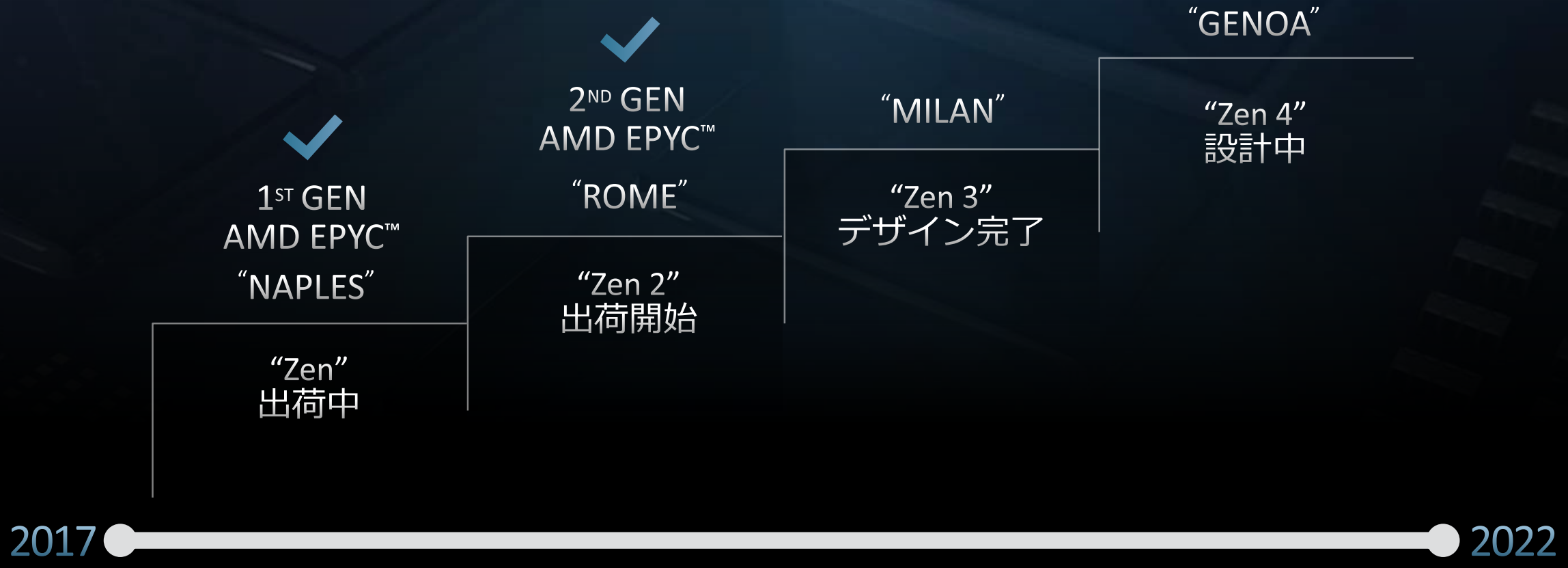
HPE – AMD の強固なパートナーシップ

Hewlett Packard Enterprise & AMD

- HPEとAMDは、EPYCプロセッサ開発の強固なパートナー
- HPEとAMD 両社で、EPYC のプロセッサの初期仕様を策定
- AMD EPYC 7000シリーズプロセッサは、HPEの革新的なスマートソケットソリューションを活用
- HPE と AMD は Gen-Z コンソーシアムを含め、様々なオープンスタンダードで協力関係にあります
- HPEとAMDは今後もEPYCプロセッサに向けたコラボレーションを継続し、お客様へ最適な選択肢を提供できるよう、長期戦略に基づいた製品の開発を続けて参ります

データーセンター ロードマップ

リーダーシップ 長期コミットメント



Roadmap Subject to Change

SC2018でアナウンスされたHPE/ROMEの採用プロジェクト

Rome 5,000 nodes
Powered by HPE

シュツットガルトハイパフォーマンス計算センター
High-Performance Computing Center of the University of Stuttgart (HLRS)

Hawkは、AMD（NASDAQ：AMD）EPYC™ 第二世代プロセッサ コードネーム "ROME" を搭載するHPEの次世代高性能コンピューティング（HPC）プラットフォームをベースにしており、ピーク理論性能は24 PFLOPで、5000台のノードクラスタで構成されます

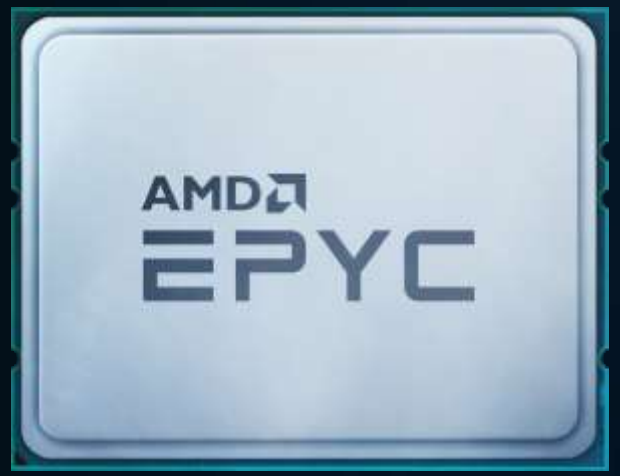
科学と経済における国際競争の最先端の地位を確保すべく、私たちは高性能コンピューティングのための一流のITインフラストラクチャに強力な投資を行っています

国立遺伝学研究所

- HPE ProLiant DL385 Gen10 を導入
  - AMD EPYC 7501 (32 core) x2 ソケット (Total 64 core /Node)
  - Total 136 Nodes (Total 8,704 core)
- 用途：
  - 個人ゲノム解析区画(制限区画) のThin計算ノード
  - オープン区画 の Thin計算ノード

- Naples 採用のポイント：
  - 限られた予算で出来る限り多くのコアを調達する必要があった
  - 半分以下のNode数で、より多くのCoreを用意することが出来た
    - 前世代：554台 、 108,000 Core
    - 今回：204台、110,000core

- 3/5 発表
- 参考URL: https://sc2.ddbj.nig.ac.jp/index.php/systemconfig



第二世代 AMD EPYC™

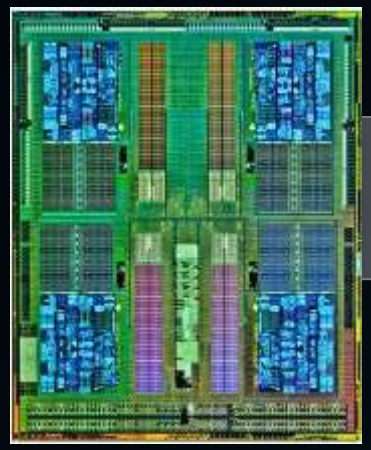
最高性能の x86 プロセッサ

64	128	128 以上	225	3.4 GHz
コア	スレッド	PCIe® 4.0 レーン	ワット TDP	最大ブースト周波数

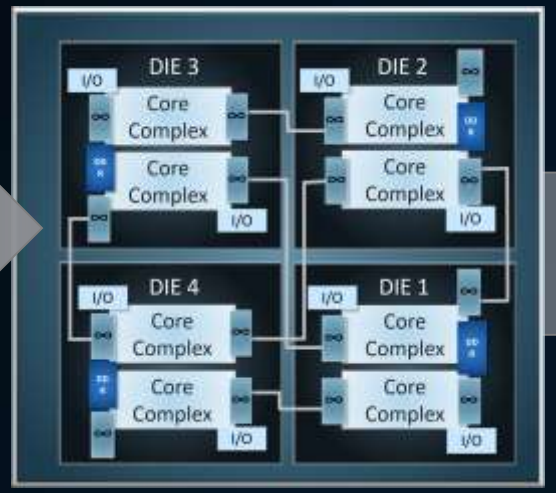
*EPYC 7762 See endnote ROM-114, ROM-06, ROM-07

どうしてこれ程までに圧倒的な第二世代 EPYC “ROME” を作ることができたのか？

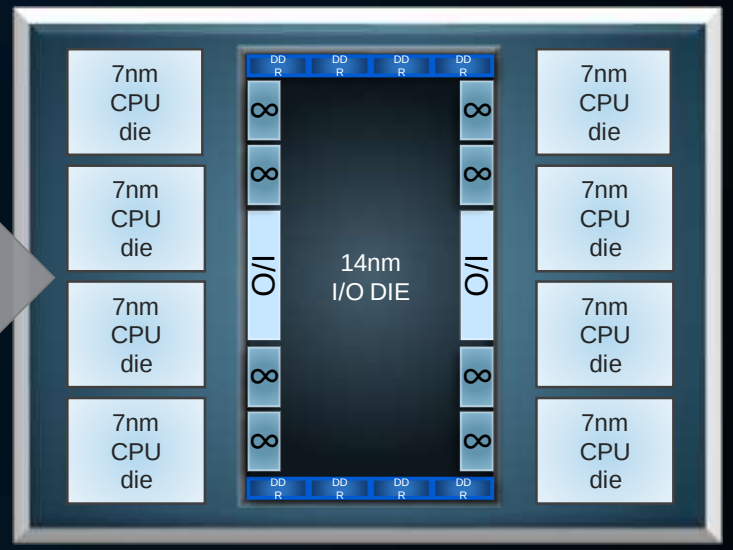
マルチチップ・アーキテクチャーが解です



Monolithic die

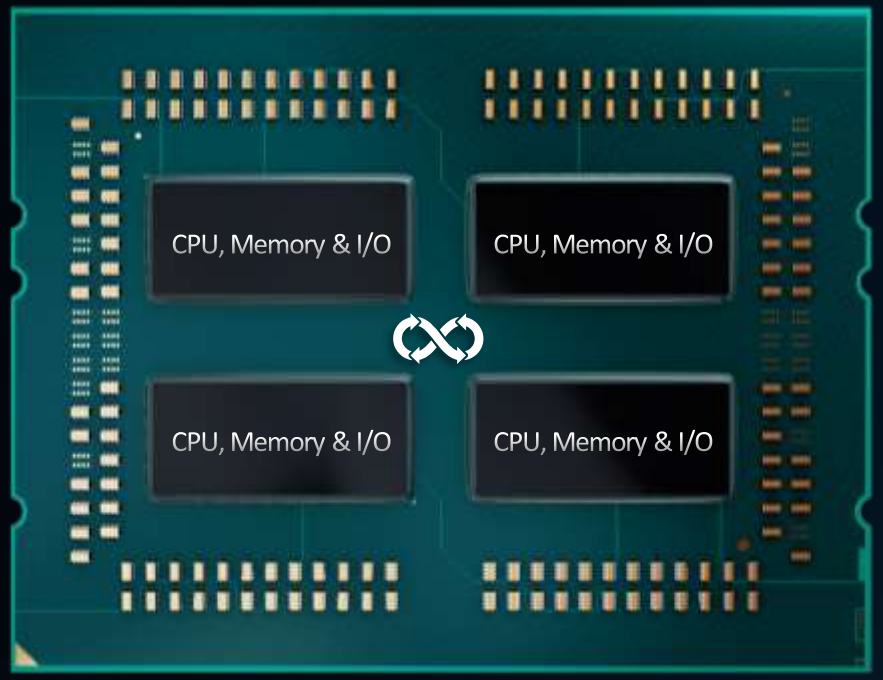


Multi-die MCM



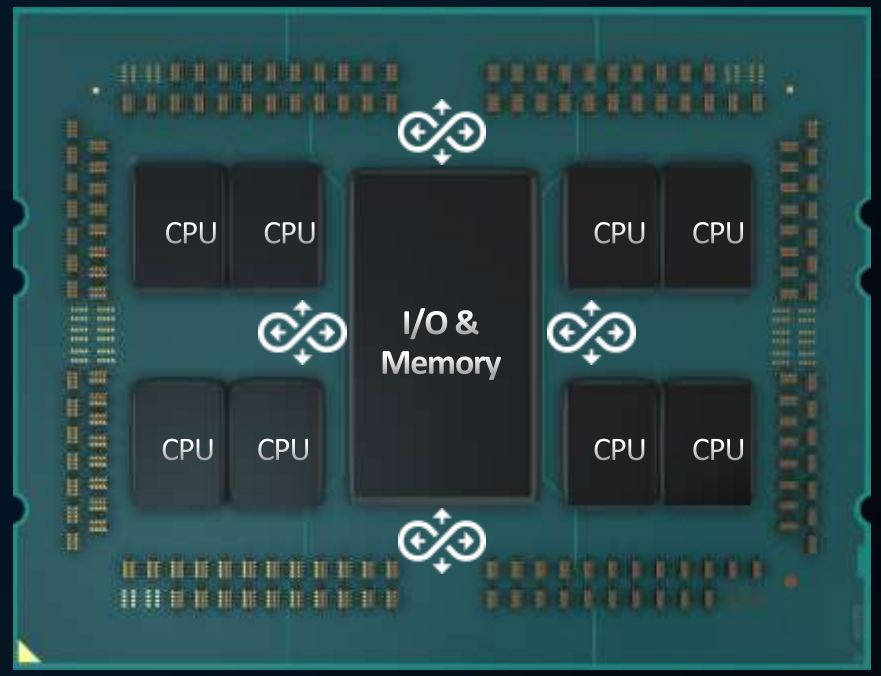
Chiplet

第1世代 | AMD EPYC



第1世代AMD Infinity アーキテクチャ
を介して接続された4つの SOC

第2世代 | AMD EPYC



第2世代 AMD Infinity アーキテクチャで接続された
8個の7nm CPUチップレット と1個の14nm I/Oチップレット

各IPを適切なプロセステクノロジーで

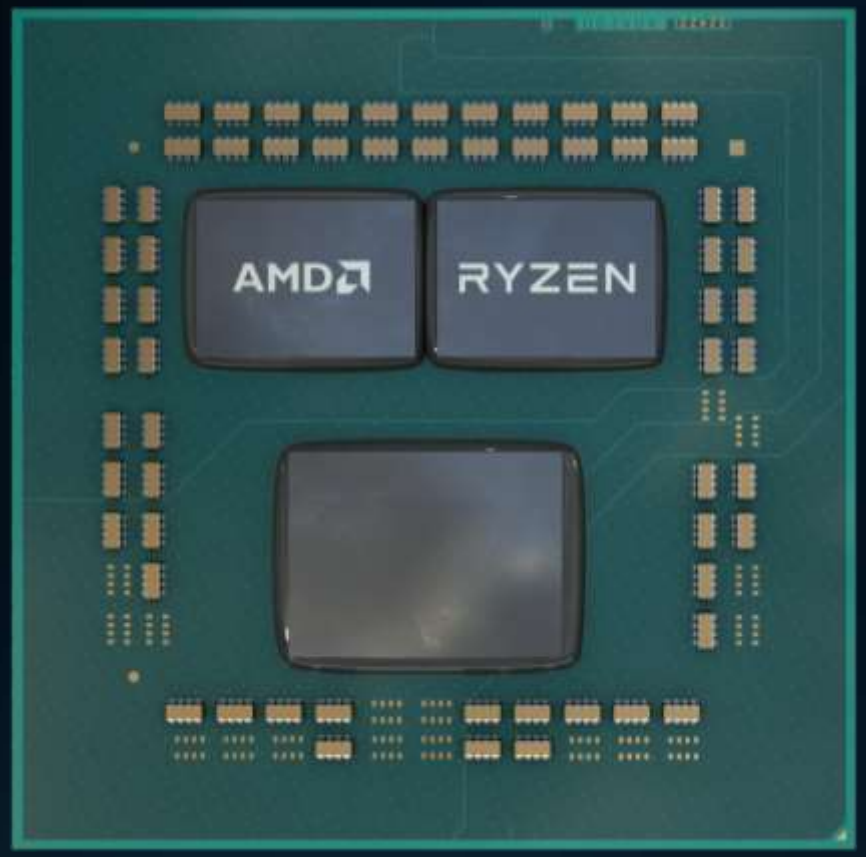
分散化されたコントロール

I/O ダイとCPUダイの分割によりレイテンシーと消費電力の最適化

柔軟でより統合化されたメモリアーキテクチャ

デスクトップ向け第三世代RYZEN

同様に ハイブリッド・マルチダイ・デザイン

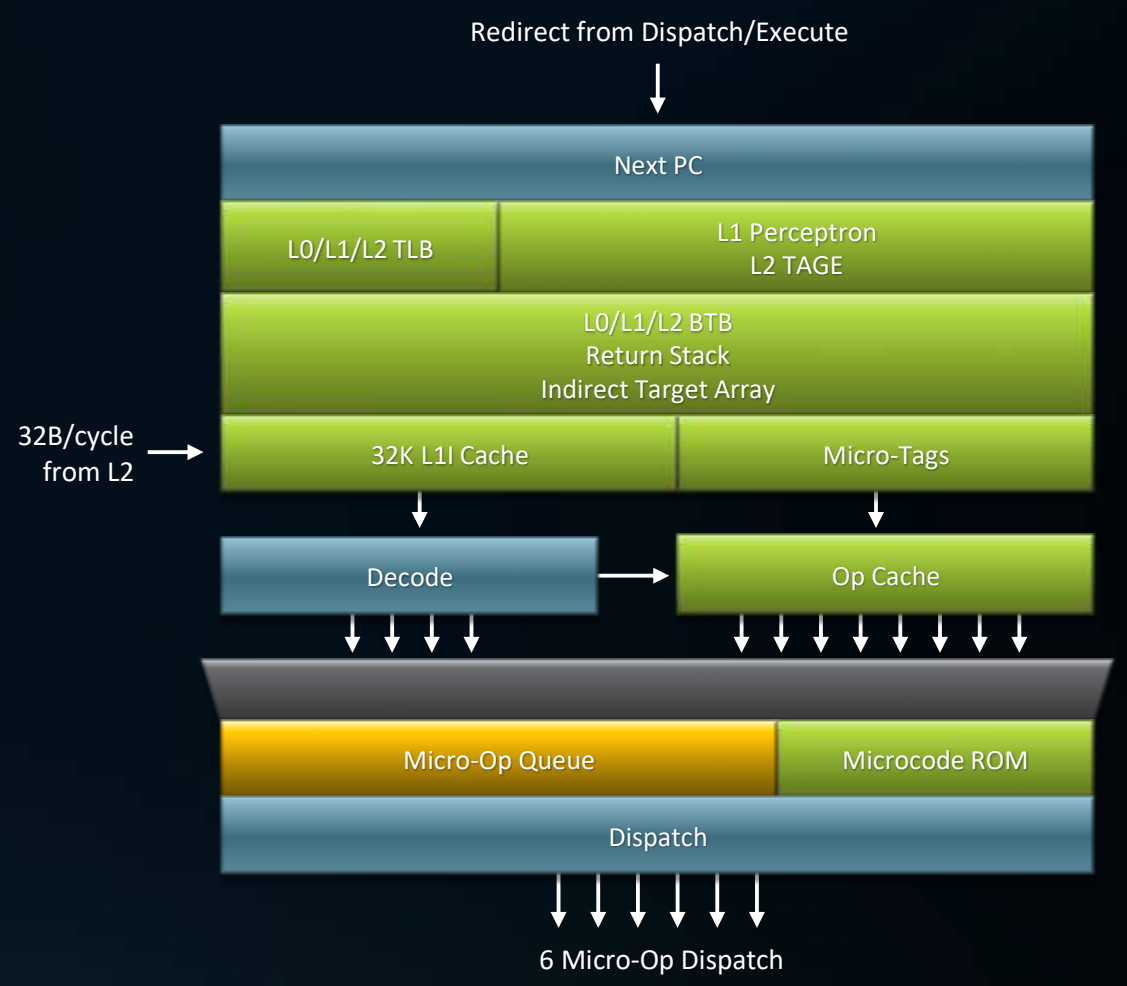


ZEN
2

分岐予測, フェッチ, デコード, L1キャッシュ

フロントエンドをより正確でかつスループットを強化してます

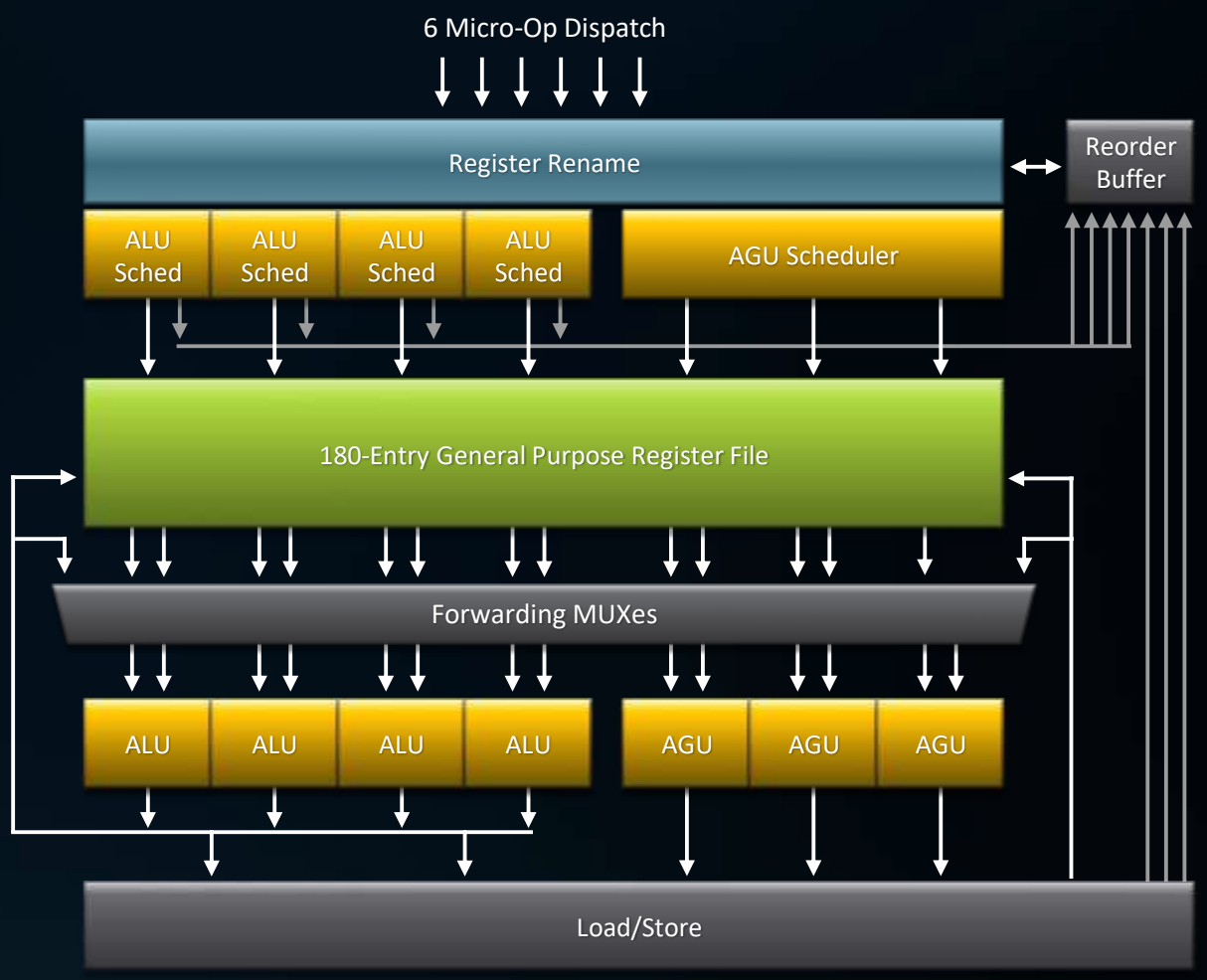
	"Zen"	"Zen 2"
分岐予測機能の強化		
L2 predictor	Perceptron	TAGE
2x L0 BTB (Branch Target Buffer)	8	16
2x L1 BTB	256	512
1.9x L2 BTB	4K	7.5K
2x indirect target array	0.5K	1K
1/3 lower mispredict rate target		✓
L1 キャッシュの最適化		
2x associativity	4-way	8-way
Improved utilization		✓
オペレーションキャッシュ 2倍 (fused instr)	2K	4K
Better instruction fusion		✓
Better effective throughput		✓



整数演算

実行性能と処理ウィンドウの強化

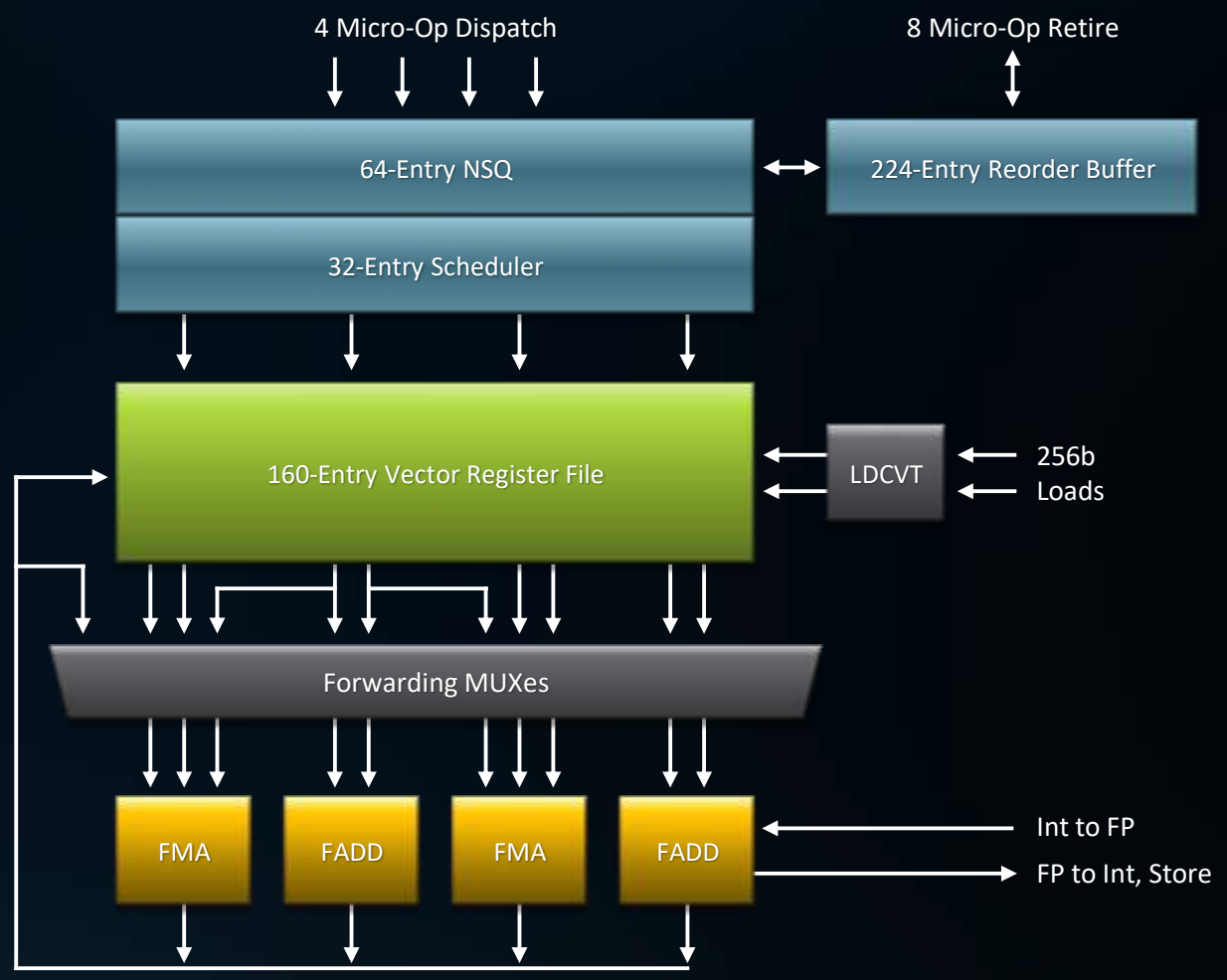
	“Zen”	“Zen 2”
演算機を追加	6	7
ALUs (論理演算機)	4	4
AGUs (アドレスジェネレータ)	2	3
レジスタ・スケジューラ強化		
Bigger ALU scheduler	4x14	4x16
More unified AGU scheduler	2x14	1x28
Bigger register file	168	180
Bigger reorder buffer	192	224
マルチスレッド処理性能向上に向けたALU, AGU, スケジューラの最適化		✓



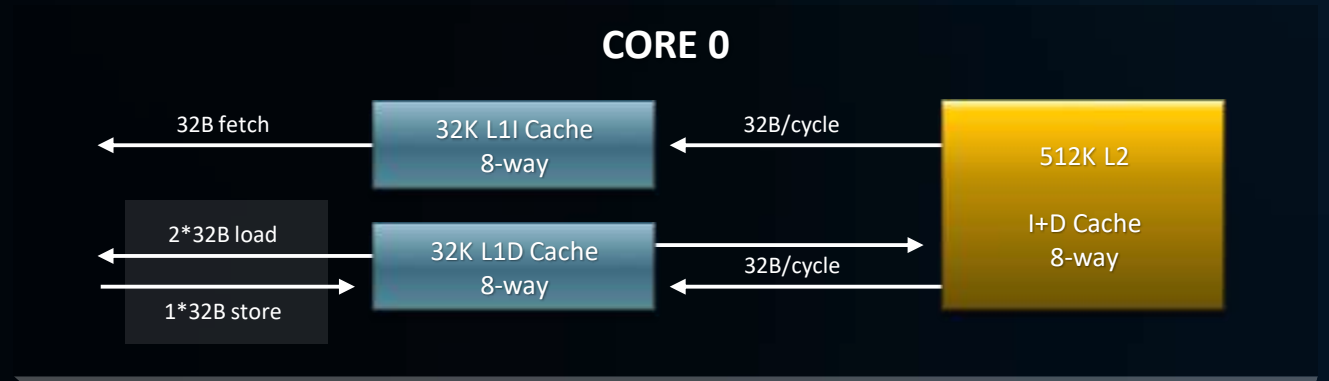
浮動小数点/並列 演算

2倍の並列演算

	"Zen"	"Zen 2"
AVX256 instruction support	✓	✓
データ幅 2倍	128b	256b
EDC management		✓
2x width vector register file	128b	256b
2x width loads (2)	128b	256b
2x width stores (1)	128b	256b
Improved double-precision multiply latency	4 cyc	3 cyc



キャッシュ構造とコアコンプレックス (CCX)



- L1D キャッシュ ロード/ストア 幅を “Zen” の 2 倍に強化
  - 32B サイクル当たり
- L1 and L2 プリフェッチスロットリングを強化
- L3 キャッシュは “Zen” の2倍　CCX当たり16MB
  - CPU Die (CCD) 辺り32MB

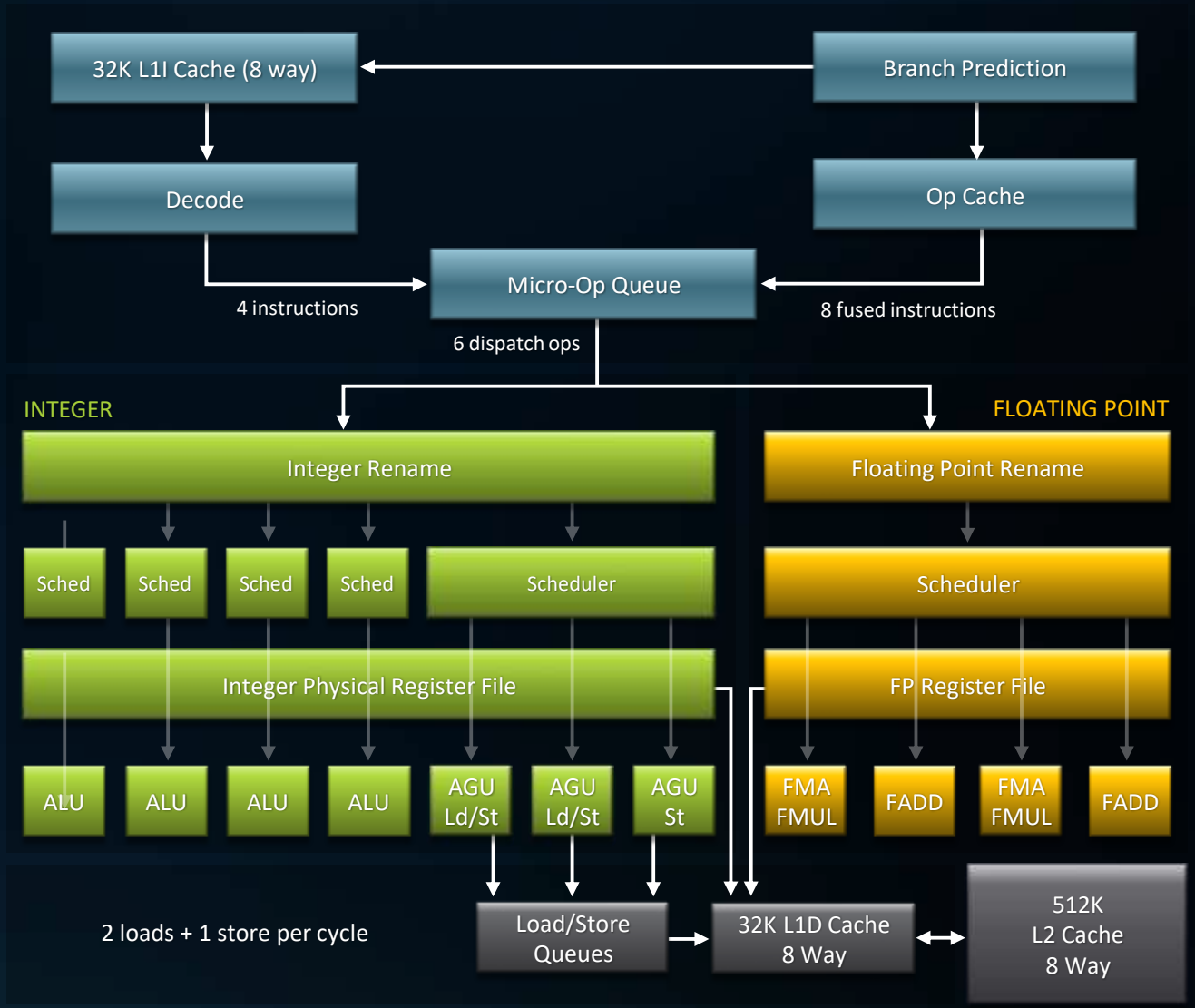
コアのまとめ

“ZEN 2”によりコア性能をより強化*
(～ 15% IPC 向上)

- TAGE 分岐予測の採用
- オペレーションキャッシュ容量 x2倍
- L1 キャッシュの強化 帯域 x2倍
- アドレスジェネレーションユニットを3基に強化
- 浮動小数点演算機 データ幅 x2倍 (256bit幅)
- L3 キャッシュ容量 x2倍　(1CCD当たり32MB)
- プリフェッチスロットリング強化

そして、低消費電力化も

- 7nm プロセステクノロジー採用
- オペレーションキャッシュヒット率の向上
- クロック、データのゲーティング機能強化



*vs original “Zen” core

ロードマップ製品一覧

モデル番号	コア数	スレッド数	ベース周波数 (GHz)	最大ブースト周波数(GHz) [a]	TDP (W)	L3 キャッシュ (MB)	DDR チャネル数	最大DDR 周波数 (1DPC)	ソケット当たり理論メモリバンド幅 (GB/s)	PCIe Gen 4 レーン数
7742	64	128	2.25	3.4	225	256	8	3200	204.8	128
7702 7202P	64	128	2.0	3.35	200	256	8	3200	204.8	128
7642	48	96	2.3	3.3	225	256	8	3200	204.8	128
7552	48	96	2.2	3.3	200	192	8	3200	204.8	128
7542	32	64	2.9	3.4	225	128	8	3200	204.8	128
7502 7502P	32	64	2.5	3.35	180	128	8	3200	204.8	128
7452	32	64	2.35	3.35	155	128	8	3200	204.8	128
7402 7402P	24	48	2.8	3.35	180	128	8	3200	204.8	128
7352	24	48	2.3	3.2	155	128	8	3200	204.8	128
7302 7302P	16	32	3.0	3.3	155	128	8	3200	204.8	128
7282	16	32	2.8	3.2	120	64	8	3200	85.3[b]	128
7272	12	24	2.9	3.2	120	64	8	3200	85.3[b]	128
7262	8	16	3.2	3.4	155	128	8	3200	204.8	128
7252	8	16	3.1	3.2	120	64	8	3200	85.3[b]	128
7252P	8	16	3.1	3.2	120	32	8	3200	85.3[b]	128

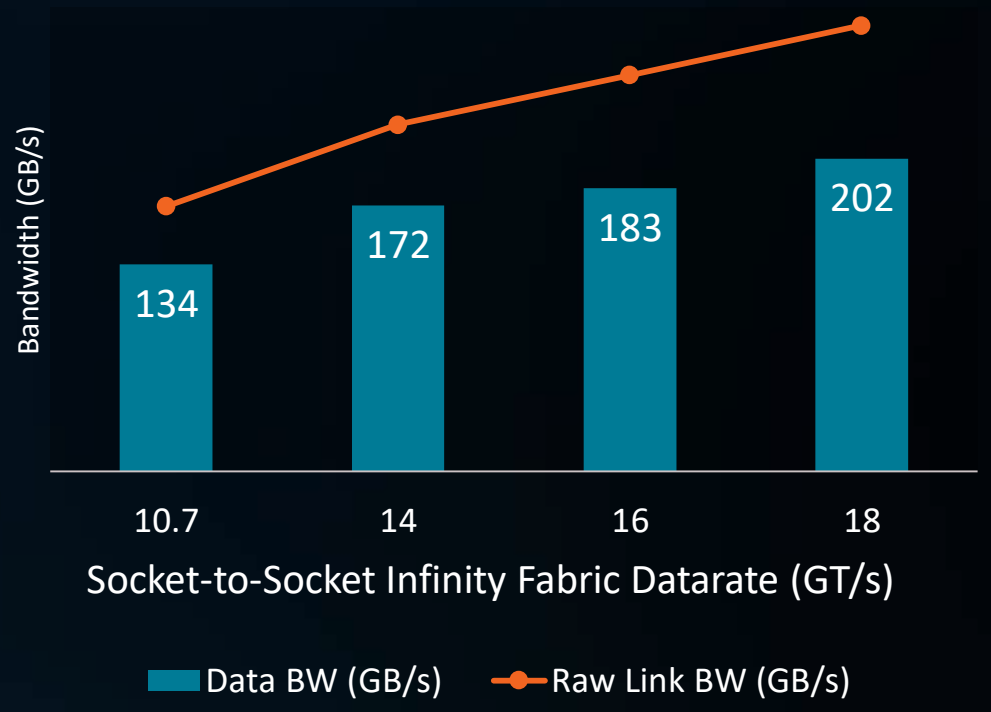
a. プロセッサが動作可能な最大シングルコア周波数
b. DDR4-2667 DIMM 4チャネルでの動作に最適化

AMDインフィニティファブリック™

- AMD EPYC™ 7002シリーズプロセッサは、10.7GT/sで既存のAMD EPYC™7001シリーズプラットフォームと下位互換です
- AMD EPYCシリーズは、第2世代のプラットフォームで最大18GT/sのソケット間インフィニティファブリックを実現します
- プロセッサ間は最大4つのソケット間インフィニティファブリックで接続されます
- 効率的なリンク帯域幅利用率とスケーラビリティを提供します
  - コマンド, データ, CRC は x16 linkを利用します

広帯域なインフィニティファブリックが性能のスケーラビリティを実現します

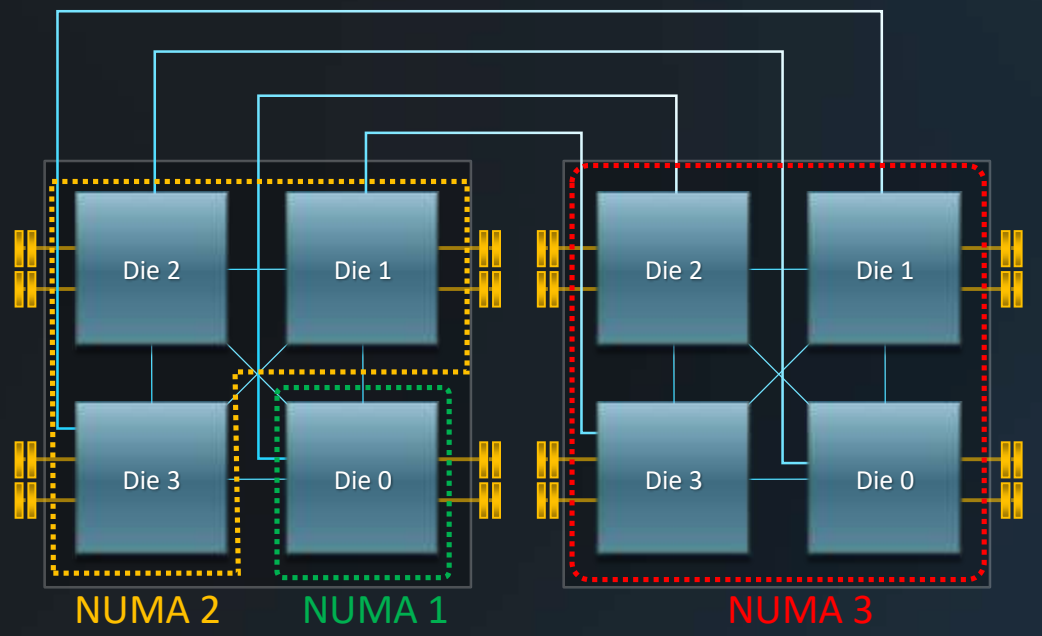
2 ソケット時の インフィニティファブリック性能
(4 Links)



Raw Link Bandwidth: 16b/link * 4 links * 2 (bidirectional) * datarate
Data Bandwidth: Measured STREAM effective cross-socket data bandwidth

EPYC™ 7002 シリーズ NUMA の構成

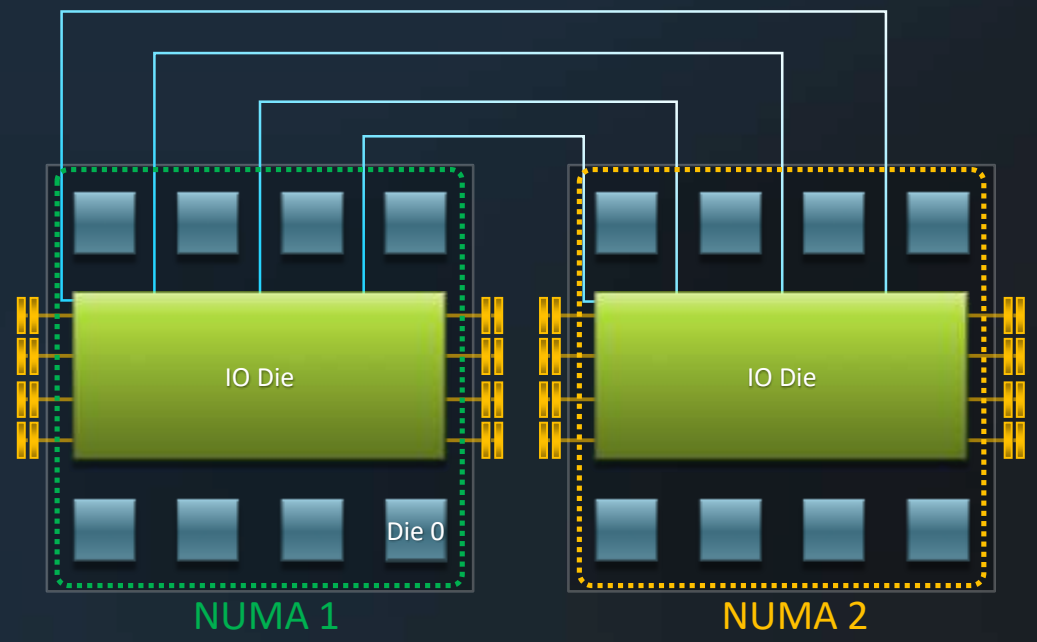
EPYC™ 7001 シリーズ プロセッサ



Domain	Latency[4] (ns)
NUMA1	90
NUMA2	141
NUMA3	234
Avg. Local[2]	128

3 NUMA Distances
8 NUMA Domains

EPYC™ 7002 シリーズ プロセッサ



Domain	Latency[4] (ns)
NUMA1[3]	104
NUMA2	201
Latency Reduction[1]	19%/14%

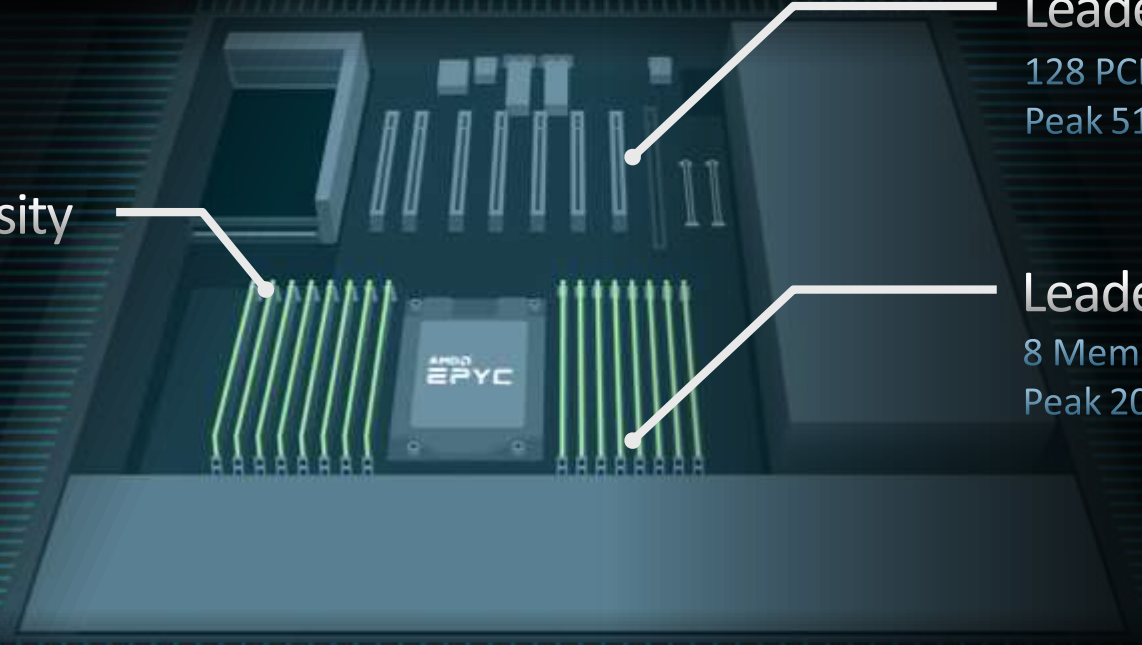
2 NUMA Distances
2 NUMA Domains

NUMA ドメイン数を減らして距離も縮めました:　一般的なワークロードで扱い易い

1: EPYC 7002 Series NUMA 1 vs EPYC 7001 Series Avg. Local; EPYC 7002 Series NUMA2 vs EPYC 7001 Series NUMA 3
2: 75% NUMA 2 + 25% NUMA 1 traffic mix; 3: NPS=1 Default Setting; 4: DRAM Page Miss

BREAKTHROUGH SYSTEM PERFORMANCE

ENABLED BY AMD INFINITY ARCHITECTURE



Leadership I/O Capacity

128 PCIe© 4.0 Lanes in a Single Socket
Peak 512 GB/s PCIe® Bandwidth

Leadership Memory Density

Up to 4TB RAM Per Socket Support
Up to 64GB/Core Capacity

Leadership Memory Bandwidth

8 Memory Channels Per Socket
Peak 204 GB/s DRAM Bandwidth

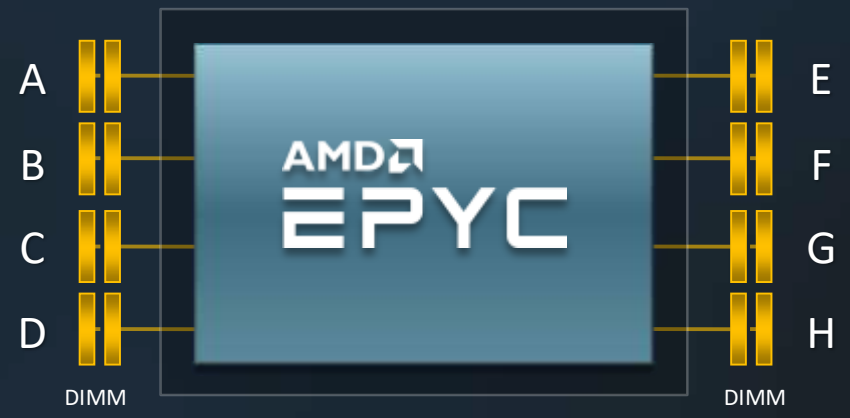
See Endnote ROM-11

メモリースピードとバンド幅の性能向上

AMD EPYC™ 7002 シリーズ

DDR4 1DIMM per Channel Server*

DR RDIMM: 3200 MHz | LRDIMM: 3200 MHz



	Intel® Xeon® 2nd Gen Scalable (“Cascade Lake SP”)	AMD EPYC™ 7001 Series	AMD EPYC™ 7002 Series
Max Theoretical Memory BW per 2P server (1 DR DPC)	12 x DDR4-2933 = 282GB/s	16 x DDR4-2666 = 340GB/s	16 x DDR4-3200* = 410GB/s
AMD EPYC™ Advantage		**+21%**	**+45%**

広帯域メモリーがパフォーマンスのスケーリングに貢献します

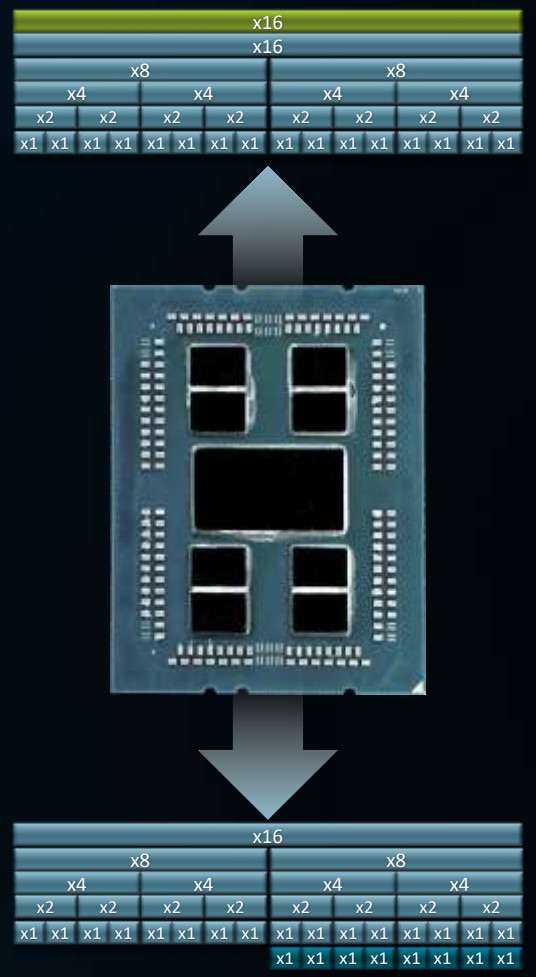
Not supported on all motherboards – see endnotes ROM-06 for details.

*AMD POR memory speeds in a one DIMM per channel system implementation

EPYC™ 7002 シリーズ　I/Oサブシステム

- 8 x16 レーン 全てにおいて、 PCIe® Gen4 対応
  - 1レーン当たり 64GB/s 双方向バンド幅, ソケット当たり512GB/s
- 8 x16 レーン全てにおいて、IOMMU サポート
- レーン分割のサポート、 x16あたり最大8個の PCIeデバイス
- フル PCIe P2P サポート、ソケット内, ソケット間ともに
  - 最大P2P ペイロードサイズ: 256B
  - 最大 DMA ペイロードサイズ: 512B
- I/O ダイ上の AMD Infinity Fabric ™ は DMA and P2P に対して最適化されています
- 1 ソケットプラットフォームにおいては、全てのレーンをI/Oとして利用可能
- 2 ソケットプラットフォームにおいては、最大162レーンをI/Oとして利用可能

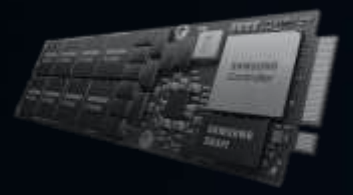
EPYCがサポートする 広帯域 PCIE GEN4 はパフォーマンスのスケーリングに貢献します



Not supported on all motherboards – see endnotes ROM-06

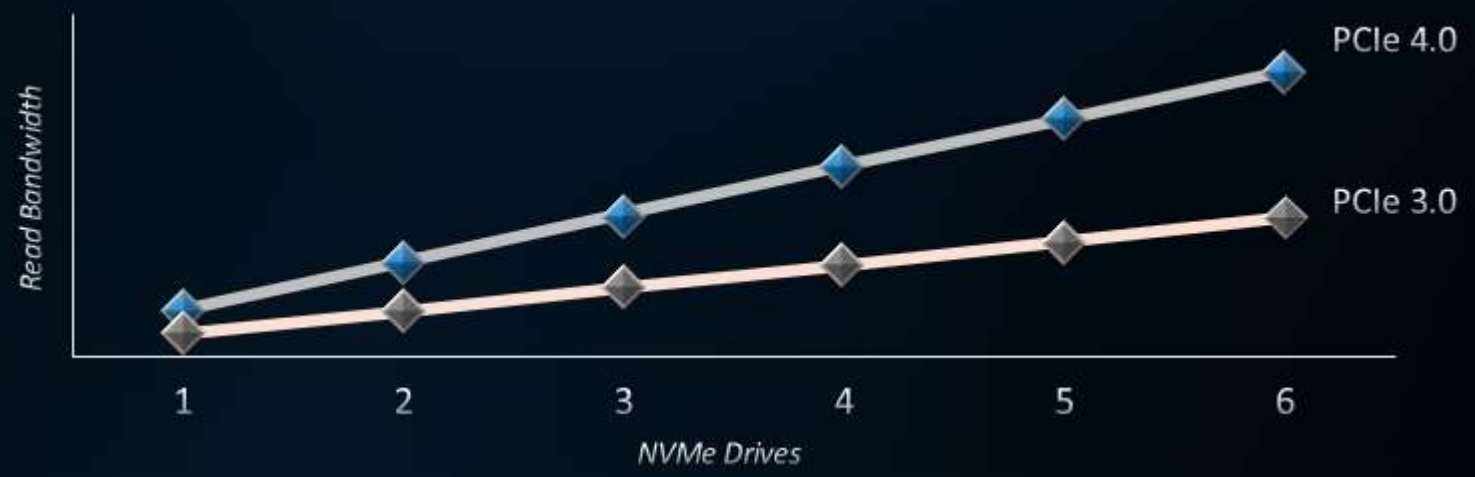
システム性能のボトルネックから解放されましょう

PCIe® 4.0 が問題を解決します



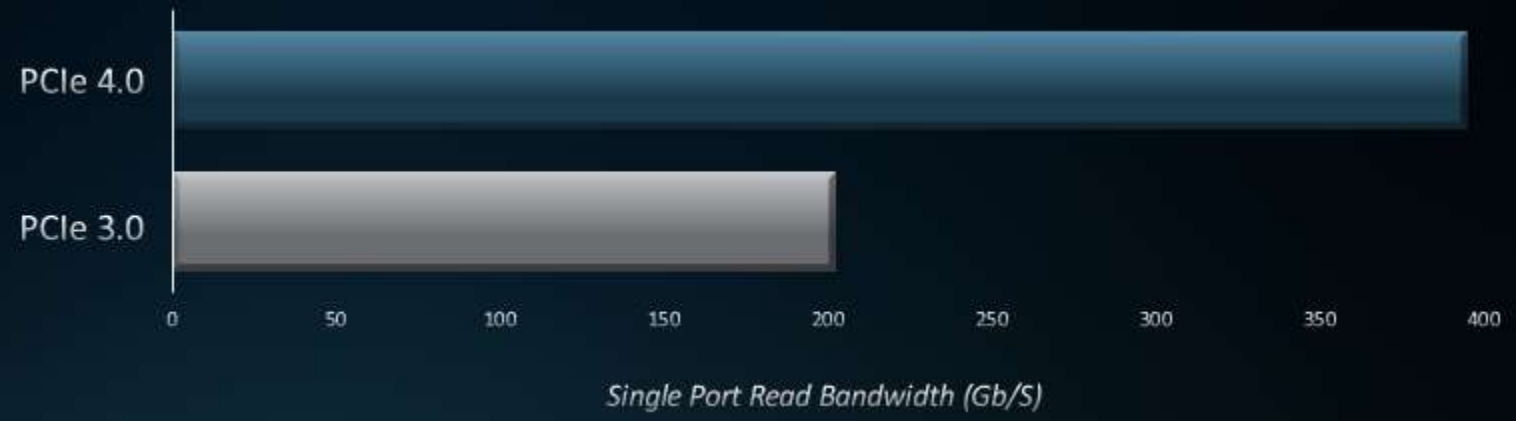
NVME PERFORMANCE

2X Read/Write Bandwidth | Linear Scaling



NETWORK PERFORMANCE

2X Infiniband Read Bandwidth



See Endnotes MON-116, ROM-074, ROM-075, ROM-076, ROM-077 and ROM-178

AMD EPYC™ プロセッサはシンプルさの力を発揮

簡素化された製品スタックにわたって先進的な機能を一律に提供

	AMD EPYC 8 CORE	AMD EPYC 12/16 CORE	AMD EPYC 24/32 CORE	AMD EPYC 48/64 CORE
	AMD EPYC™ 7262 AMD EPYC™ 7252	AMD EPYC™ 7302 AMD EPYC™ 7282 AMD EPYC™ 7272	AMD EPYC™ 7542 AMD EPYC™ 7502 AMD EPYC™ 7452 AMD EPYC™ 7402 AMD EPYC™ 7352	AMD EPYC™ 7742 AMD EPYC™ 7702 AMD EPYC™ 7642 AMD EPYC™ 7552
シングルソケット	AMD EPYC™ 7232P	AMD EPYC™ 7302P	AMD EPYC™ 7502P AMD EPYC™ 7402P	AMD EPYC™ 7702P

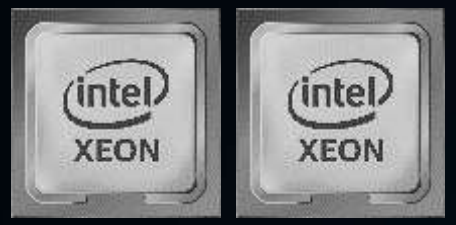
以下の全ての機能が含まれます:
8 チャンネル DDR4-3200[1]
4TB メモリ容量
128 レーン PCIe4®[1]
SMT & ターボブースト
18G インフィニティ・ファブリック
セキュア・メモリ・エンクリプション
セキュア・エンクリプテット・バーチャライゼーション

SEE ENDNOTES

ROMEの性能

2ソケットでの優位性

2S INTEL® XEON® vs. 2S AMD EPYC™ SPEC CPU® 2017 PERFORMANCE



2S Intel® Xeon®

PRODUCT STACK

2S AMD EPYC™

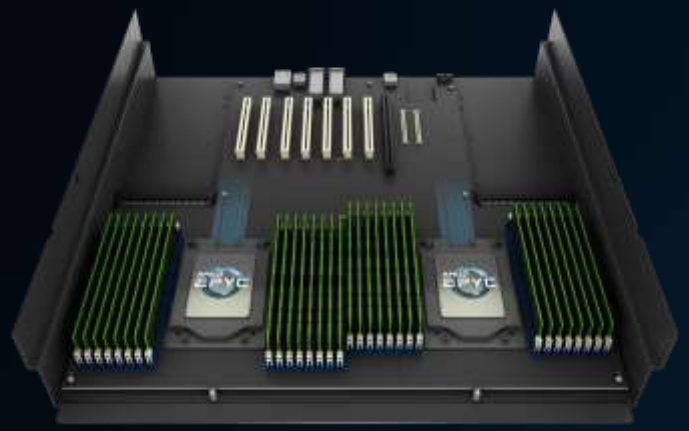
PRODUCT STACK

*ESTIMATED; SEE ENDNOTE ROM-258 | SPECRATE®2017_INT_PEAK

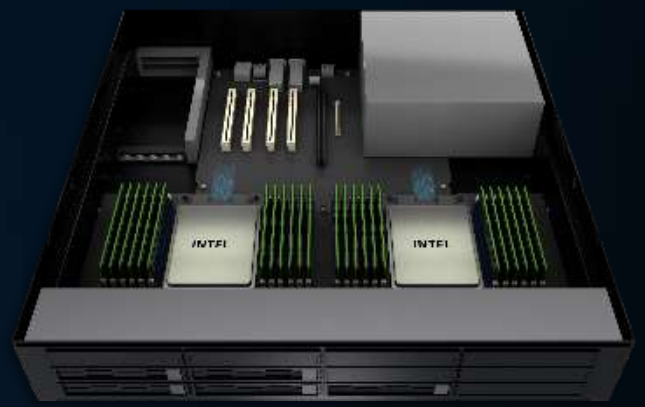
究極の２ソケットサーバ

世界最高性のを提供する x86 サーバ CPU

最上位製品での比較: AMD EPYC 7742 x2 プロセッサー vs. Intel Platinum 8280L x2 プロセッサー



AMD EPYC 7742(64core) x2



Intel Platinum 8280L(28core) x2

130% より多くのコア数[1]	45% UP TO 広いメモリ帯域[2]	84% UP TO より高性能[3]

Results as of 8/7/2019 using SPECrate(R)2017_int_base

SEE ENDNOTES

パフォーマンスの優位性
実アプリケーションにおける

エンジニアリング シミュレーション

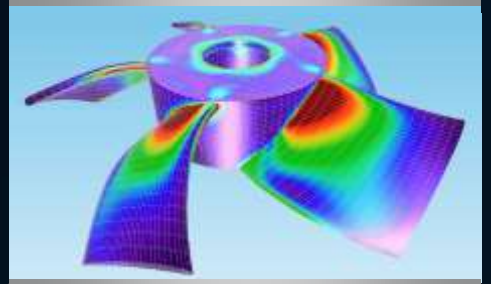
esi get it right®

最大 58%
より高いパフォーマンス

構造解析

Altair

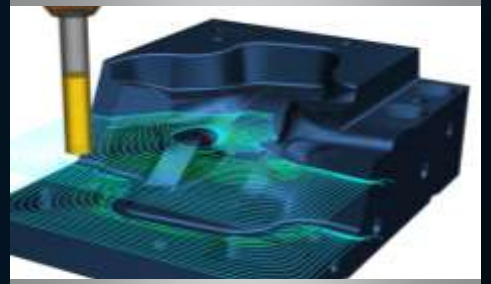
最大 72%
より高いパフォーマンス



有限要素法解析

LSTC Livermore Software Technology Corp.

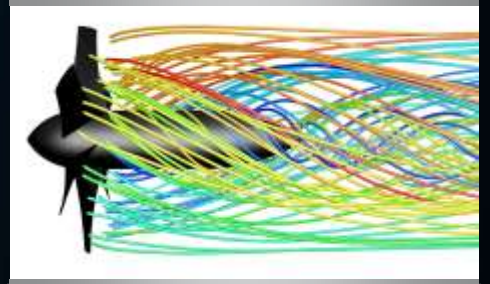
最大 79%
より高いパフォーマンス



製造業

SIEMENS

最大 95%
より高いパフォーマンス



流体力学

ANSYS®

最大 95%
より高いパフォーマンス

SEE ENDNOTES ROM-63, ROM-56, ROM-49, ROM-42, ROM-70

パフォーマンスリーダーとして 80 もの世界記録樹立!!

By Fenced Segment

INTEGER PERFORMANCE	JAVA BASED PERFORMANCE	DB/ERP BUSINESS APPLICATIONS	ENERGY EFFICIENCY	BIG DATA & ANALYTICS	CLOUD & VIRTUALIZATION	HIGH PERFORMANCE COMPUTING APPS	FLOATING POINT PERFORMANCE
4	26	4	7	18	6	4	11

SDI/Enterprise | Big Data | Cloud | HPC

Hewlett Packard Enterprise	Lenovo	GIGABYTE	SUPERMICRO
37	21	17	5

1st

up to 2x

vs. Intel® Xeon® Scalable Processors

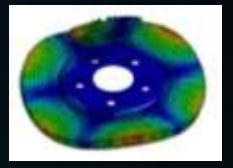
10 HPC Best-in-Class [EPYC-08]

up to 2x

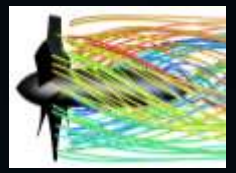
vs. Intel® Xeon® Scalable Processors

esi get it right®

Altair



LSTC



ANSYS

As of 8/7/19, See AMD.com/worldrecords for details

AMD EPYC™ プロセッサ

EPYCの利用シーンは多岐に渡ります！

HPC

- GPUアクセラレーションに最適化されたCPU
- 計算性能を最大化するコア密度
- 傑出した性能のためのメモリバンド幅
- クラスター接続やNVMeドライブのための大量のI/O

仮想化 & VDI

- ユーザー集約度の向上を可能にする高いコア数
- より多くのVMを実行するためのより大容量メモリ
- ハードウェア暗号化によるマルチテナントのセキュリティ
- スケールアウトする環境のための大量のI/O

クラウド

- SLAを守るための高いコア数
- より多くのVMを実行するための大容量メモリ
- ハードウェア暗号化によるマルチテナントのセキュリティ
- スケールアウトする環境のための大量のI/O

データ分析

- 複雑な解析のための高い並列度
- より高速のデータローディングのための高I/Oバンド幅
- 高い整数/浮動小数点演算性能
- ビジネス的に重要なデータのセキュリティ

機械学習

- GPUアクセラレーションに最適化された並列度の高いCPU
- GPU接続に適した高I/Oバンド幅
- リアルタイムなデータストリームのための高い並列度
- 推論のための高いコア数

SW DEFINED STORAGE

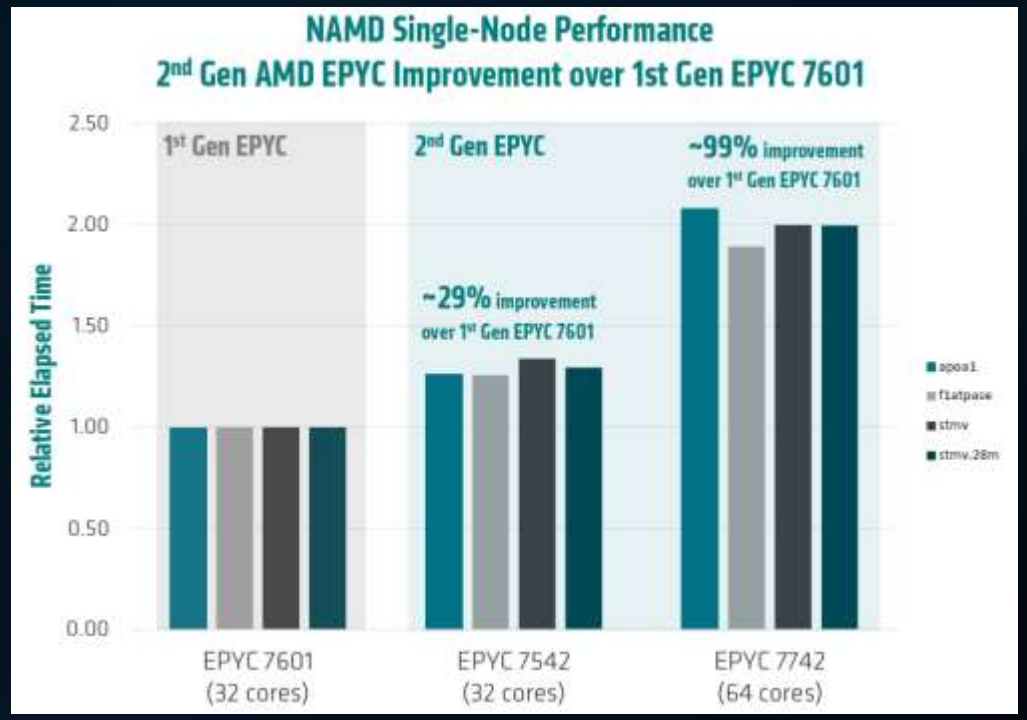
- SATAやNVMeデバイスの直接接続のサポート
- 低遅延のための高い並列度
- より大きなキャッシュのためのメモリ
- データ保護のためのメモリ暗号化

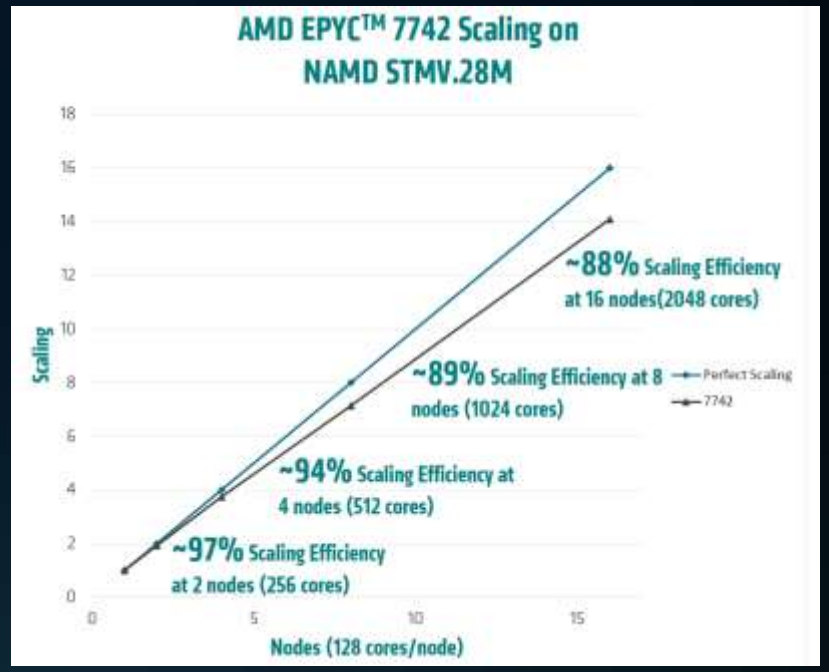
EPYC ホワイトペーパーの紹介

NAMD MOLECULAR DYNAMICS SIMULATION

AMD 2nd Generation EPYC Compute Nodes		
CPUs	2 x EPYC 7742	2 x EPYC 7542
Cores	64 cores per socket (128 per node)	32 cores per socket (64 per node)
Memory	1TB (16x) Dual-Rank DDR4-3200, 1DPC	
Network Adapter	Mellanox® ConnectX-6 HDR 200Gb HDR InfiniBand x16 PCIe® Gen 4	
Storage: OS | Data	1 x Micron 1100 256 GB SATA | 1 x 1 TB NVMe	
Software		
OS	RHEL 7.6 (3.10.0-862.el7.x86_64)	
Mellanox OFED Driver	MLNX_OFED_LINUX-4.5-1.0.1.0 (OFED-4.5-1.0.1)	
Network		
Switch	Mellanox 200Gb/s HDR InfiniBand Switch (MQM8790)	
Configuration Options		
BIOS Setting	NPS = NPS4, SMT = Off, Boost = On, X2APIC = On, Determinism Slider = Performance, Preferred IO=Enabled	
OS Settings	Governor=Performance, CC6 = Disabled	

AMD 1st Generation EPYC Compute Nodes	
CPUs	2 x EPYC 7601
Cores	32 cores per socket (64 per node)
Memory	256GB (16x 16GB Dual-Rank) DDR4-2666
NIC	Mellanox ConnectX-5 EDR 100Gb InfiniBand x16 PCIe
Storage: OS | Data	1 x 256 GB NVMe | 1 x 1 TB NVMe
Software	
OS	RHEL 7.6 (3.10.0-862.el7.x86_64)
Mellanox OFED Driver	MLNX_OFED_LINUX-4.5-1.0.1.0 (OFED-4.5-1.0.1)
Network	
Switch	Mellanox HDR 200Gb/s Unmanaged Switch (MQM8790)
Configuration Options	
BIOS Setting	SMT = Off, Boost = On, Determinism Slider = Performance, Global C-State Control = Enabled
OS Settings	Governor=Performance, CC6 = Disabled

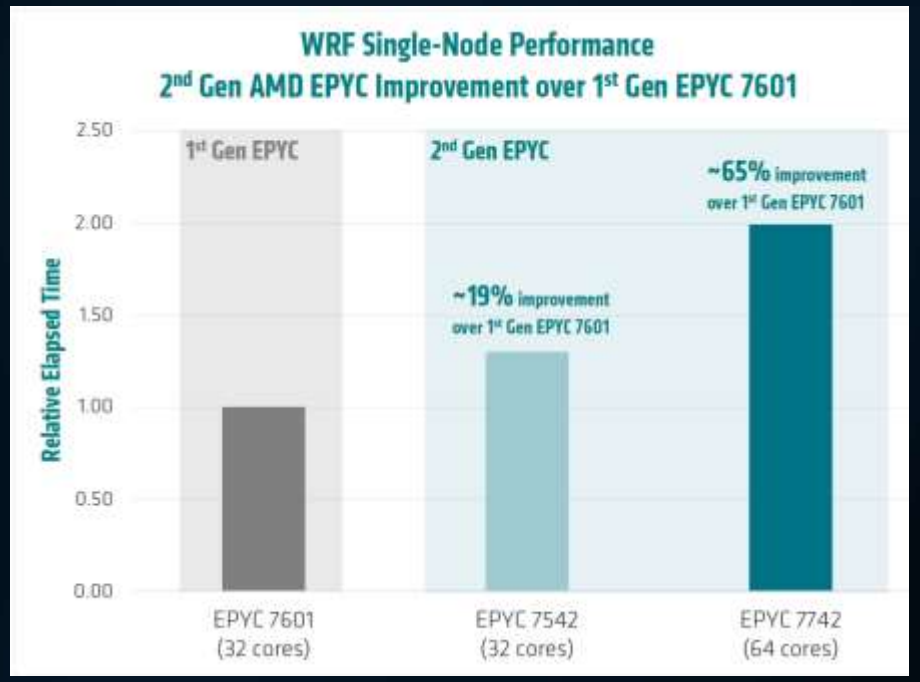




WEATHER MODELING WITH WRF

AMD 2nd Generation EPYC Compute Nodes		
CPUs	2 x EPYC 7742	2 x EPYC 7542
Cores	64 cores per socket (128 per node)	32 cores per socket (64 per node)
Memory	Micron 1 TB (16x) Dual-Rank DDR4-3200, 1DPC	
Network Adapter	Mellanox ConnectX-6 200Gb/s HDR InfiniBand x16 PCIe® Gen 4	
Storage: OS | Data	1 x Micron 1100 256 GB SATA | 1 x 1 TB NVMe	
Software		
OS	RHEL 7.6 (3.10.0-862.el7.x86_64)	
Mellanox OFED Driver	MLNX_OFED_LINUX-4.5-1.0.1.0 (OFED-4.5-1.0.1)	
Network		
Switch	Mellanox 200Gb/s HDR InfiniBand Switch (MQM8790)	
Configuration Options		
BIOS Setting	NPS = NPS4, SMT = Off, Boost = On, X2APIC = On, Determinism Slider = Performance, Preferred IO=Enabled	
OS Settings	Governor=Performance, CC6 = Disabled	

AMD 1st Generation EPYC Compute Nodes	
CPUs	2 x EPYC 7601
Cores	32 cores per socket (64 per node)
Memory	256GB (16x 16GB Dual-Rank) DDR4-2666
NIC	Mellanox ConnectX-5 EDR 100Gb InfiniBand x16 PCIe
Storage: OS | Data	1 x 256 GB NVMe | 1 x 1 TB NVMe
Software	
OS	RHEL 7.6 (3.10.0-862.el7.x86_64)
Mellanox OFED Driver	MLNX_OFED_LINUX-4.5-1.0.1.0 (OFED-4.5-1.0.1)
Network	
Switch	Mellanox HDR 200Gb/s Unmanaged Switch (MQM8790)
Configuration Options	
BIOS Setting	SMT = Off, Boost = On, Determinism Slider = Performance, Global C-State Control = Enabled
OS Settings	Governor=Performance, CC6 = Disabled

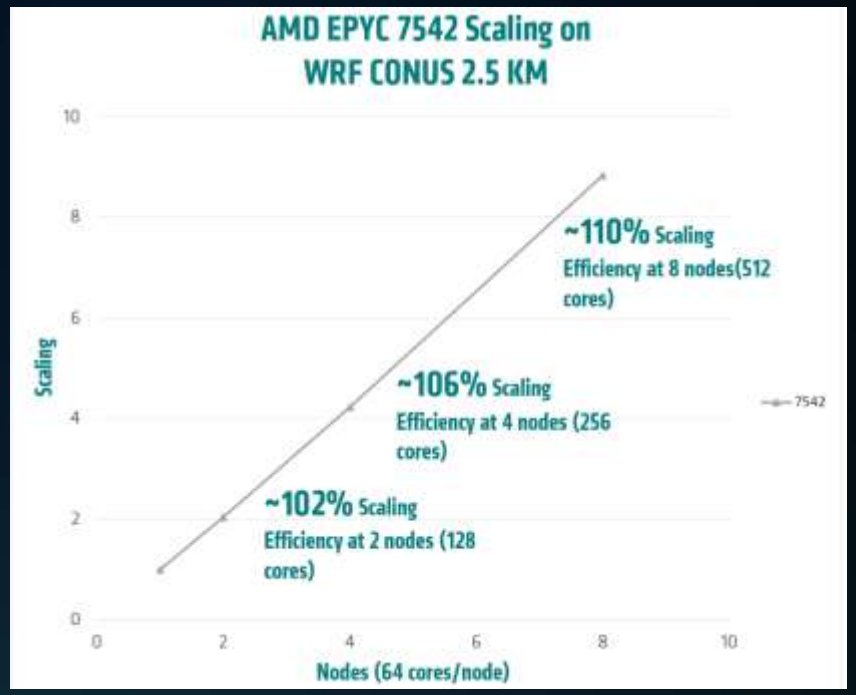


Single Node Test:

Resolution

Conus 12Km model

48 hours



Multi Node Test:

Resolution

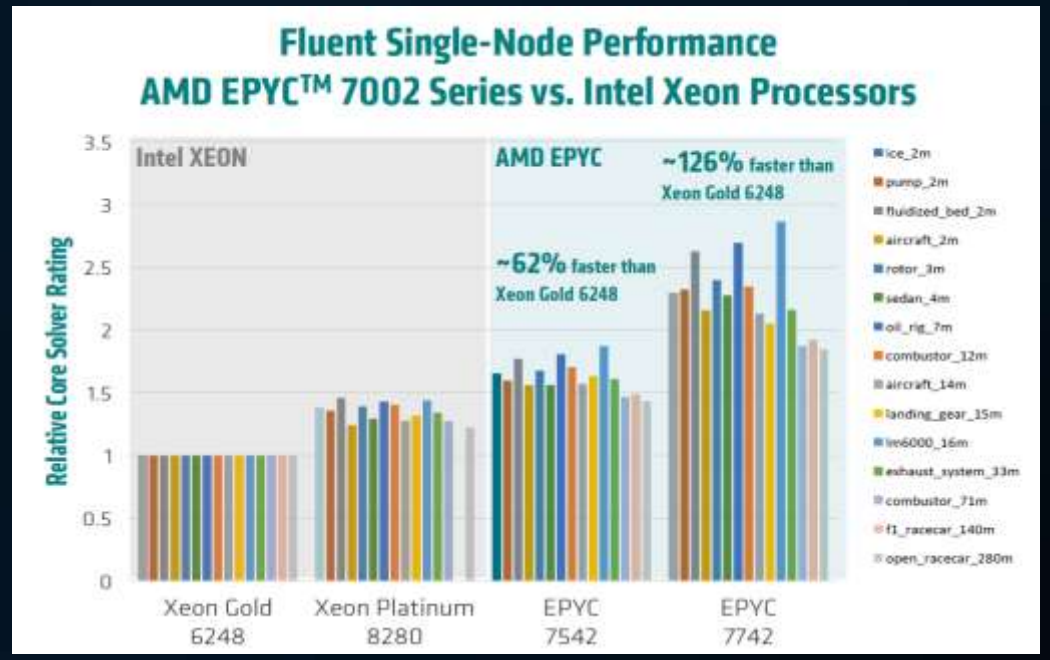
Conus 2.5Km model

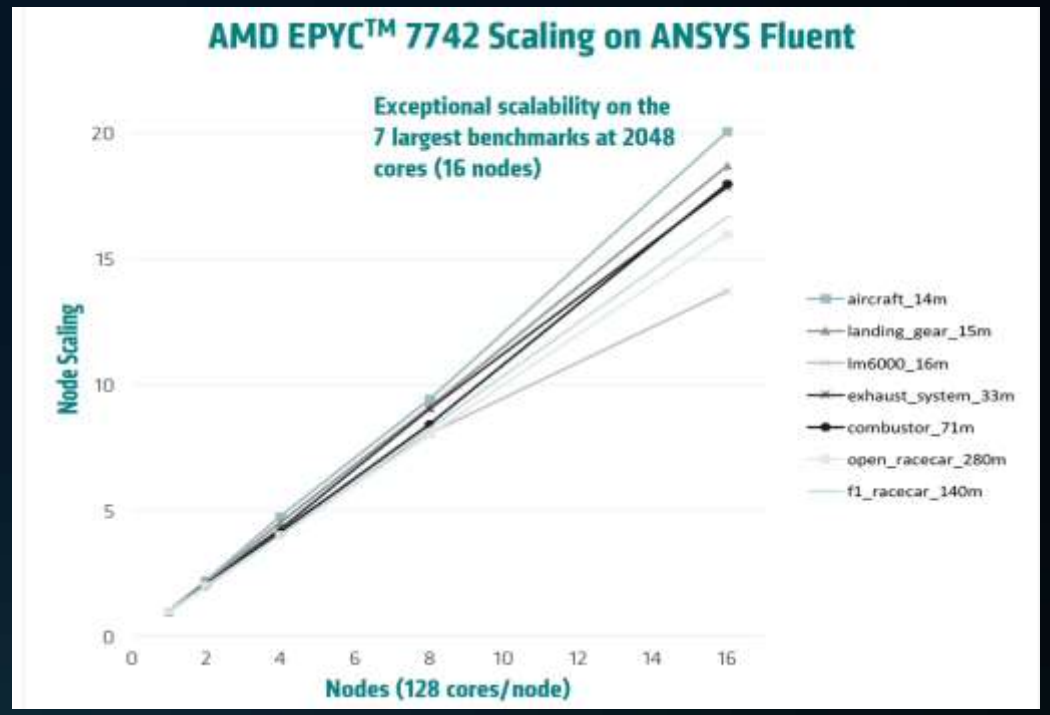
3 hours

ANSYS FLUENT

AMD Compute Nodes		
CPUs	2 x EPYC 7742	2 x EPYC 7542
Cores	64 cores per socket (128 per node)	32 cores per socket (64 per node)
Memory	Micron 1 TB (16x) Dual-Rank DDR4-3200, 1DPC	
Network Adapter	Mellanox ConnectX-6 HDR 200Gb/s Infiniband x16 PCIe® Gen 4	
Storage: OS | Data	1 x Micron 1100 256 GB SATA | 1 x 1 TB NVMe	
Software		
OS	RHEL 7.6 (3.10.0-862.el7.x86_64)	
Mellanox OFED Driver	MLNX_OFED_LINUX-4.5-1.0.1.0 (OFED-4.5-1.0.1)	
Network		
Switch	Mellanox 200Gb/s HDR InfiniBand Switch (MQM8790)	
Configuration Options		
BIOS Setting	NPS = NPS4, SMT = Off, Boost = On, X2APIC = On, Determinism Slider = Performance, Preferred IO=Enabled	
OS Settings	Governor=Performance, CC6 = Disabled	

Intel-based Compute Nodes		
CPUs	2 x Intel Xeon Gold 6248	2 x Intel Xeon Platinum 8280
Cores	20 cores per socket (40 per node)	28 cores per socket (56 per node)
Memory	768 GB (12x) Dual-Rank DDR4-2933, 1 DPC (Samsung)	384 GB (12x) Dual-Rank DDR4-2933, 1 DPC (Micron)
Storage: OS | Data	1 x 240 GB SATA | 1 x 500 GB NVMe	
Software		
OS	RHEL 7.6 (3.10.0-862.el7.x86_64)	
Configuration Options		
BIOS Setting	Default, plus: Power Management = Max Performance, Hyper-threading=Off, SNC=On, ADDDC=Off	
OS Settings	Overridden by BIOS Power Management Settings	





OS & HYPERVISOR サポート

ROME : OS & HYPERVISORS サポート

	N - 1	Launch (N)
Microsoft	Server 2016	Server 2019
vmware	vSphere 6.5x	vSphere 6.7x
redhat	RHEL 7.6	RHEL 8.0
SUSE	SLES 12 SP4	SLES 15.x
CANONICAL	Ubuntu 16.04.x	Ubuntu 18.04.x
CITRIX	XenServer 7.1 LTS	XenServer 2019

Note: Essential Rome Support (including X2APIC/IOMMU patches to utilize 256T) available with Linux Kernel 4.19

開発ツール環境

EPYC™ プロセッサー・コンパイラーサポート

オープンソース戦略

パフォーマンス コンパイラー	AOCC	AMD 最適化 C/C++ コンパイラー – LLVMに統合、EPYC プロセッサー最適化済
	OpenJDK / Java ORACLE	Java コンパイラー、ランタイム – オラクルから提供されます。AMDはOpenJDKの最適化やリリースに協力しています。
プラットフォーム コンパイラー	LLVM	AMD はLLVMコミュニティに対して活発に貢献しています。EPYC プロセッサに最適化を行ったAOCCを公開します。
	GCC	広く使われているオープンソース・コンパイラーです。AMDは EPYCプロセッサ向けの最適化を行い公開します。
	Visual Studio	広く使われているWindowsコンパイラーです。AMDは EPYCチューニングやプロセッサの対応を行います。
エコシステム コンパイラー	PGI 、その他	EPYC対応サポート, ソフトウェア最適化ガイドや推奨フラグなどの提供を行います。

EPYC™ プロセッサー・コンパイラーロードマップ

Current Release	4Q18	1Q19	2Q19	3Q19	4Q19
AOCC v1.3.0			AOCC v2.0 • AMD “Rome” Enhancements • FLANG becomes native Fortran compiler • LLVM v8 Enhancements		
LLVM v7.0			LLVM v8[1] • AMD “Rome” Enhancements		
GCC v8.2	GCC v9 (Stage) • Initial AMD “Rome” Enablement		GCC v9 • Further AMD “Rome” tuning		

EPYC™ プロセッサー・ライブラリーサポート

オープンソース、ポータビリティ戦略

Library	AMD インプリメンテーション
Core Math	libM - EPYC プロセッサ最適化済
Linear Algebra	LibFLAME - EPYC プロセッサ最適化済
Basic Linear Algebra	BLIS - EPYC プロセッサ最適化済
Fast Fourier Transforms	FFTW – GPU/APU によるヘテロジニアス・コンピュートと OpenCL™ のサポート
Random Number Generator	RNG – 単精度と倍精度

EPYC™ プロセッサー・ライブラリー ロードマップ

オープンソース、ポータビリティ戦略

https://developer.amd.com/amd-cpu-libraries/

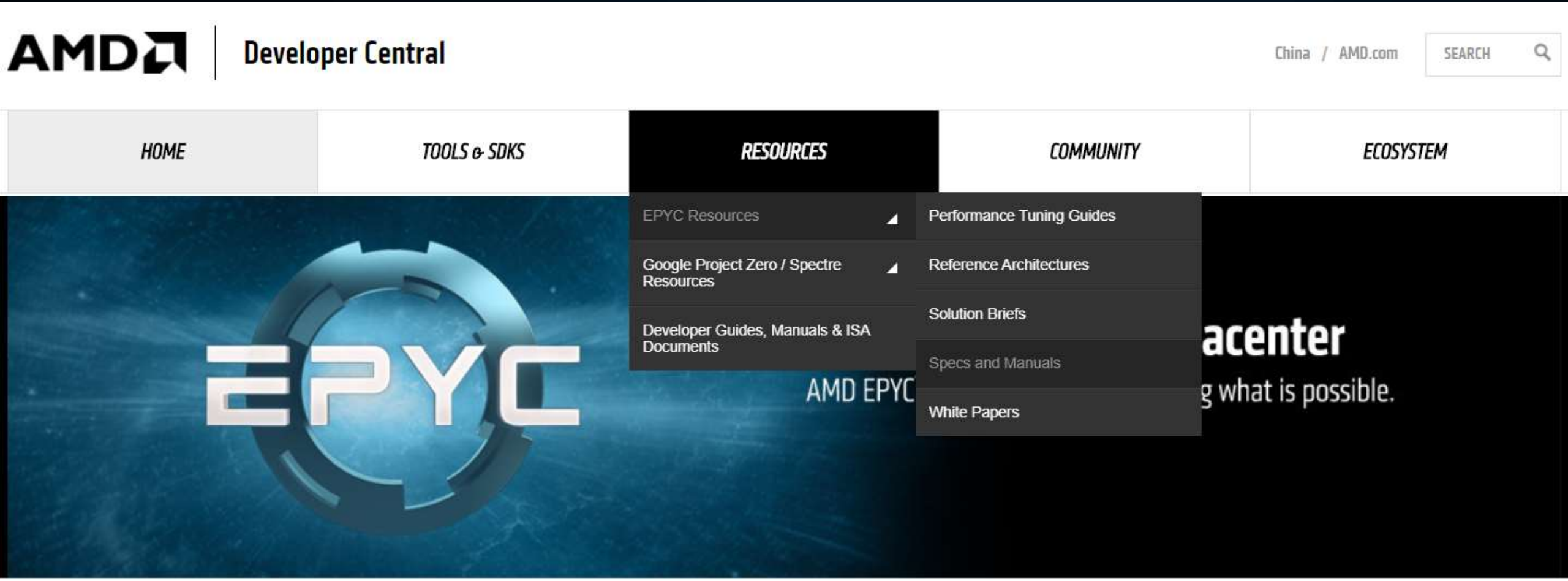
Current Release	4Q18	1Q19	2Q19	3Q19	4Q19
AMD CPU Libraries v1.0	v1.5 • Library Enhancements		v2.0 • AMD “Rome” Enablement”		
	• BLIS MT optimizations and bug fixes for scaling • Libm scalar: Optimized pow, powf • Libm vector: optimized functions (pow)		• Rome enablement • BLIS MT upgrades • Libm scalar: faster versions (less accurate) for log, pow, exp		

AMD UPROF プロファイラー ロードマップ

https://developer.amd.com/amd-uprof/

Current Release	4Q18	1Q19	2Q19	3Q19	4Q19
AMD µProf v1.2	V2.0 • Initial Top down profiling, Remote profiling, improved performance		v3.0 • AMD “Rome” Enhancements		

AMD DEVELOPER CENTRAL (HTTPS://DEVELOPER.AMD.COM/)



Welcome to Developer Central

EPYC ユニークなセキュリティ機能

FORESHADOW/L1TF 性能への懸念

以下3社から発表されている、脆弱性対応後のシステムの性能ダウン

Intel

Performance degradation of up to [1]:

- 31% on SPECvirt_sc2013
- 18% on HammerDB v23 PostgreSQL
- 20% on SPECjbb 2015
- 13% on SPECint®2017_rate_base

VMWare

Performance degradation of up to [2]:

- 32% on OLTP Database
- 25% on Mixed workload/Linux
- 22% on Java/Linux
- 30% on VDI/Windows
- Also a significant reduction in usable Host CPU capacity (up to ~30% reduction)

RedHat

Performance degradation of [3]:

- ~0% to 30%+ range
- 50% reduction in vCPU with HT disabled

[1] https://www.intel.com/content/www/us/en/architecture-and-technology/l1tf.html [2] https://kb.vmware.com/s/article/55767 [3] https://access.redhat.com/security/vulnerabilities/L1TF-perf

強固なセキュリティをさらに強固に

“ZEN” 脆弱性への対応

	ZEN	ZEN 2
Spectre	ファームウェアと OS/VMM	ハードウェアとOS/VMM
Speculative Store Bypass (Spectre V4)	OS/VMM	ハードウェアとOS/VMM
Meltdown, Foreshadow, Spoiler, Lazy FPU, MDS	該当せず	該当せず

第2世代 AMD EPYC™ セキュリティ機能

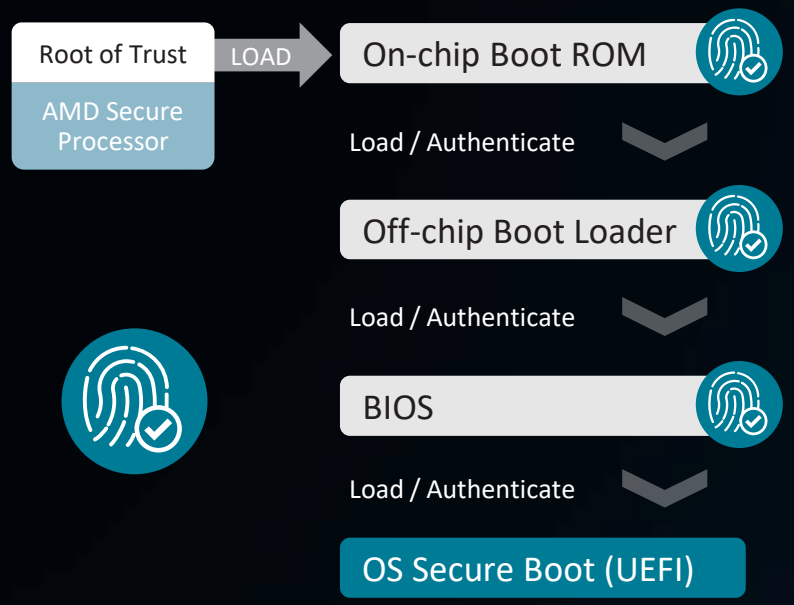
セキュアルート・オブ・トラスト テクノロジー	セキュアエンクリプテット バーチャライゼーション (SEV2)	AMDだけが提供する セキュア メモリ エンクリプション(SME)

AMDプロセッサーのセキュリティーに関する最新情報 https://www.amd.com/ja/corporate/security-updates

AMD EPYC™ の先進的なセキュリティ機能

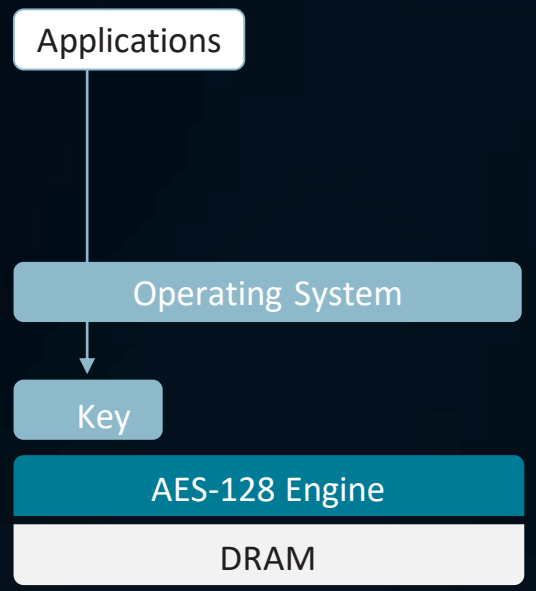
第2世代 AMD EPYC™ プロセッサは509個のSEVメモリーキーに対応 エコシステムでのサポートが拡大

AMD セキュア・ルート・オブ・トラストテクノロジー



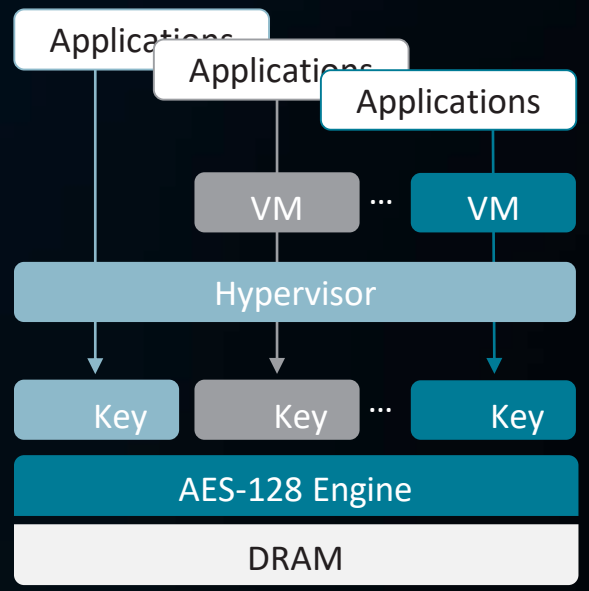
悪意のあるファームウェアやBIOSの改ざんに対するプラットフォームセキュリティの基盤を提供

AMD セキュア・メモリ・エンクリプション (SME)



侵入者が物理的にサーバーにアクセスした場合のコールドブートアタックや直接メモリアタックに対する防御をサポート

AMD セキュア・エンクリプテット・バーチャライゼーション (SEV)



VM毎に暗号化し隔離することで管理者権限での改ざんや信頼できないハイパーバイザーから保護

アプリケーションの変更は必要ありません

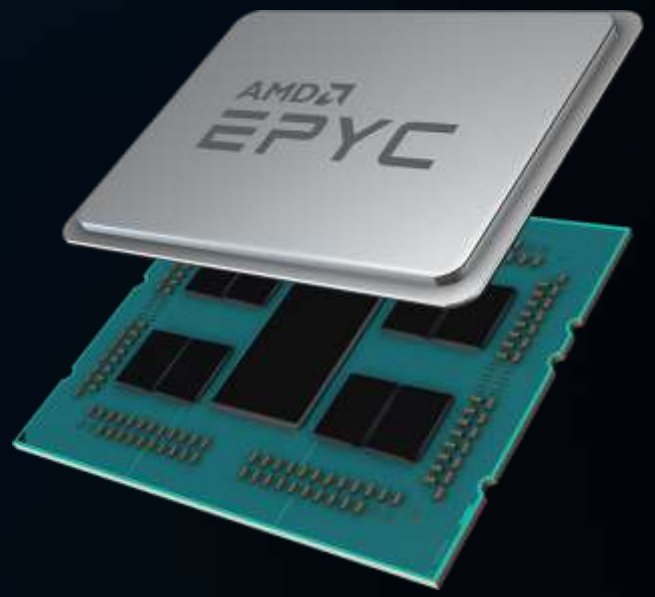
SEE ENDNOTES

セキュア・エンクリプデット・バーチャライゼーション(SEV) OSサポートについて

		EPYC™ 7001		EPYC™ 7002
		SEV Guest (VM)	**SEV Host** (Hypervisor, 15 Guests)	**SEV Host+** (Hypervisor, 509 Guest)
Linux® 4.15		Y		
Linux® 4.16		Y	Y	Y
RHEL 7.6	11/2018	Y		
Ubuntu 18.04	4/2018	Y		
Fedora 28	5/2018	Y	Y	Y
Oracle Linux UEK 5	6/2018	Y	Y	Y
SLES 15	7/2018	Y	Y	Y
Ubuntu 18.10, 19.04	10/2018	Y	Y	Y
RHEL 8	5/2019	Y	Y	Y
(more planned)		Y	Y	Y
Proprietary OS (Windows®, Vmware®, XenServer®)		Contact Vendor For Schedule		

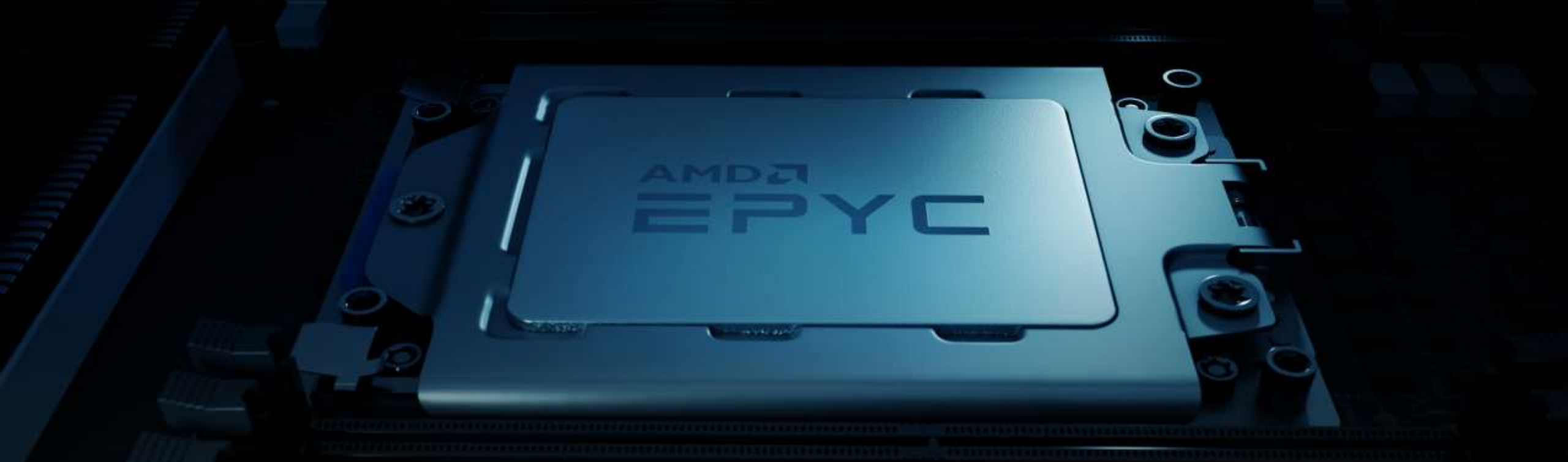
まとめ：第二世代EPYC™ アーキテクチャ

- “Zen” ベースの第一世代 AMD EPYC プロセッサーに対して大幅な性能強化
  - “Zen2” ~15% instructions-per-clock 向上
  - 2x AVX2 浮動小数点演算性能 2倍,
  - L3 キャッシュ コア当たり2倍、ソケット当たり最大4倍
- 最先端のハイブリッド・マルチダイ・デザイン
  - Breaking the silicon reticle limit
  - Leading-edge 7nm + 14nm technologies
- NUMA アーキテクチャの強化
- パフォーマンスのスケーラビリティを考慮した最先端のIO性能
  - x86 CPUでは世界初の PCIe® Gen4 サポート, プロセッサ当たり128 レーンサポート
  - 最大18Gbps socket-to-socket AMD Infinity Fabric™
  - DDR4-3200 サポート
- 第一世代 EPYC™ 7001 シリーズとピンコンパチ
- データセンター向けに強固なセキュリティ機能
  - Enhanced Secure Encrypted Virtualization (SEV)ーアプリケーション側の対応は必要なし
  - サイドチャネルアタックを制限するセキュリティ重視のマイクロアーキテクチャ設計



最新機能盛りだくさんの第二世代のAMD EPYC プロセッサをご検討下さい！

See endnotes EPYC-07, ROM-06 for details.



THE MODERN DATACENTER IS

EPYC™

ENDNOTES

- ROM-06 - Some supported features and functionality of 2nd Gen AMD EPYC™ processors require a BIOS update from your server manufacturer when used with a motherboard designed for the 1st Gen AMD EPYC series processor. A motherboard designed for 2nd Gen EPYC processors is required to enable all available functionality.
- ROM-09 - AMD EPYC 7742 has 64 cores vs. Intel Platinum 8280 with 28 cores. 64 / 28 = 2.287 - 1.0 = 1.3 times (or 130% more). EPYC 7742 has 1.3x more cores.
- ROM-11 - EPYC™ 7002 series has 8 memory channels, supporting 3200 MHz DIMMs yielding 204.8 GB/s of bandwidth vs. the same class of Intel Scalable Gen 2 processors with only 6 memory channels and supporting 2933 MHz DIMMs yielding 140.8 GB/s of bandwidth. 204.8 / 140.8 = 1.454545 - 1.0 = .45 or 45% more. AMD EPYC has 45% more bandwidth. Class based on industry-standard pin-based (LGA) X86 processors.
- ROM-38Results as of 8/7/2019 using SPECrate(R)2017_int_base. EPYC 7742 score of 682, https://spec.org/cpu2017/results/res2019q3/cpu2017-20190722-16242.html. Intel Platinum 8280L score 364, http://spec.org/cpu2017/results/res2019q2/cpu2017-20190429-12779.pdf, July 28, 2019. SPEC®, SPECrate® and SPEC CPU® are registered trademarks of the Standard Performance Evaluation Corporation. See www.spec.org for more information.
- ROM-42 - Based on AMD internal testing of ANSYS FLUENT 19.1, lm6000_16m benchmark, as of July 17, 2019 of a 2P EPYC 7742 powered reference server versus a 2P Intel Xeon Platinum 8280 powered server. Results may vary.
- ROM-49 - Based on AMD internal testing of LSTC LS-DYNA R9.3.0, neon benchmark, as of July 17, 2019 of a 2P EPYC 7742 powered reference server versus a 2P Xeon Platinum 8280 powered server. Results may vary.
- ROM-56 - Based on AMD internal testing of Altair RADIOSS 2018, T10M benchmark, as of July 17, 2019 using a 2P EPYC 7742 powered reference server versus a 2P Xeon Platinum 8280 powered server. Results may vary.
- ROM-63 - Based on AMD internal testing of ESI VPS 2018.0, NEON4m benchmark, as of July 17, 2019 using a 2P EPYC 7742 powered reference server versus a 2P Xeon Platinum 8280 powered server. Results may vary.
- ROM-70 - Based on AMD internal testing of Siemens PLM STAR-CCM+ 14.02.009, kcs_with_physics benchmark, as of July 17, 2019 using a 2P EPYC 7742 powered reference server versus a 2P Xeon Platinum 8280 powered server. Results may vary.
- ROM-113 - AMD Internal testing as of 30July2019 of a 2P AMD EPYC 7742 powered reference platform versus a 2P Intel Platinum 8280 powered production server, on GROMACS version 2019.3 benchmark. Results may vary.
- Based on June 8, 2018 AMD internal testing of same-architecture product ported from 14 to 7 nm technology with similar implementation flow/methodology, using performance from SGEMM. EPYC-07
- A 2P EPYC 7742 powered server has SPECrate®2017_fp_base score of 524, http:/spec.org/cpu2017/results/res2019q3/cpu2017-20190722-16241.html as of August 7, 2019. A 2P Intel Platinum 8280 server has a score of 293, http://spec.org/cpu2017/results/res2019q2/cpu2017-20190318-11211.pdf as of July 28, 2019. The 7742 has 79% higher performance. SPEC®, SPECrate® and SPEC CPU® are registered trademarks of the Standard Performance Evaluation Corporation. See www.spec.org for more information. ROM-124.

DISCLAIMER AND ATTRIBUTIONS

DISCLAIMER

The information contained herein is for informational purposes only, and is subject to change without notice. While every precaution has been taken in the preparation of this document, it may contain technical inaccuracies, omissions and typographical errors, and AMD is under no obligation to update or otherwise correct this information. Advanced Micro Devices, Inc. makes no representations or warranties with respect to the accuracy or completeness of the contents of this document, and assumes no liability of any kind, including the implied warranties of noninfringement, merchantability or fitness for particular purposes, with respect to the operation or use of AMD hardware, software or other products described herein. No license, including implied or arising by estoppel, to any intellectual property rights is granted by this document. Terms and limitations applicable to the purchase or use of AMD's products are as set forth in a signed agreement between the parties or in AMD's Standard Terms and Conditions of Sale. GD-18

©2019 Advanced Micro Devices, Inc. All rights reserved. AMD, the AMD Arrow logo, [insert all other AMD trademarks used in the material here per AMD's Checklist for Trademark Attribution] and combinations thereof are trademarks of Advanced Micro Devices, Inc. Other product names used in this publication are for identification purposes only and may be trademarks of their respective companies.